

МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ
НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ УКРАЇНИ
“КИЇВСЬКИЙ ПОЛІТЕХНІЧНИЙ ІНСТИТУТ ІМ. ІГОРЯ СІКОРСЬКОГО”
Факультет електроніки
Кафедра електронної інженерії

"На правах рукопису"

«До захисту допущено»

Завідувач кафедри

УДК _____

_____ В.І. Тимофєєв

“ ____ ” _____ 20 ____ р.

Магістерська дисертація

зі спеціальності 153 мікро- та наносистемна техніка

на тему « Моделювання електронних схем на основі операційних підсилювачів у програмному середовищі CADENCE»

Виконав: студент 2 курсу групи ДМ-92мп

____ Шуляк Павло Ігорович _____
(прізвище, ім'я, по батькові)

_____ (підпис)

Науковий керівник зав. каф. ЕІ, проф., д.т.н. В.І. Тимофєєв _____
(посада, вчене звання, науковий ступінь, прізвище та ініціали) (підпис)

Рецензент: доцент кафедри мікроелектроніки, к.т.н. Волхова Т.Л. _____
(посада, вчене звання, науковий ступінь, прізвище та ініціали) (підпис)

Засвідчую, що у цій магістерській дисертації немає запозичень з праць інших авторів без відповідних посилань.

Студент _____
(підпис)

**Національний технічний університет України
“Київський політехнічний інститут ім. Ігоря Сікорського”**

Факультет електроніки

Кафедра електронної інженерії

Рівень вищої освіти – другий (магістерський) за освітньо-професійною програмою
«Електронні мікро- і наносистеми та технології»

Спеціальність 153 мікро- та наносистемна техніка

ЗАТВЕРДЖУЮ

Завідувач кафедри

_____ В.І. Тимофєєв

“ ____ ” _____ 20__ р.

**З А В Д А Н Н Я
НА МАГІСТЕРСЬКУ ДИСЕРТАЦІЮ СТУДЕНТУ**

Шуляку Павлу Ігоровичу

(прізвище, ім'я, по батькові)

1. Тема дисертації _____ Моделювання електронних схем на основі операційних підсилювачів у програмному середовищі CADENCE

Науковий керівник _____ зав. каф. ЕІ, проф., д.т.н. В.І. Тимофєєв _____,
(прізвище, ім'я, по батькові, науковий ступінь, вчене звання)

затверджені наказом по університету від “05” листопада 2020 року №3241-с _____

2. Строк подання студентом дисертації _____ 7 грудня 2020 року _____

3. Об'єкт дослідження _____ Методи проектування операційних підсилювачів в середовищі Cadence; часові, частотні, шумові характеристики операційних підсилювачів

4. Вихідні дані _____ Розроблення і аналіз електричних характеристик неінвертуючих підсилювачів на ОП ADA-4077 та AD8597, диференціального каскаду на КМОП транзисторах з коефіцієнтом підсилення напруги не менше 1000, 10 та 10 відповідно, з робочим діапазоном частот 10 Гц – 10 кГц та з рівнем потужності шуму на виході не більше 100 пВт

5. Перелік питань, які потрібно розробити _____ Аналіз методів проектування та схем включення операційних підсилювачів. Розрахунок параметрів компонентів схем. Моделювання схем, їх часовий, частотний, шумовий аналіз в середовищі Cadence. Розробка топологічного креслення диференціального каскаду.

6. Перелік графічного (ілюстративного) матеріалу _____
 _____ Презентація до захисту _____

7. Консультанти розділів дисертації

Розділ	Прізвище, ініціали та посада консультанта	Підпис, дата	
		завдання видав	завдання прийняв

8. Дата видачі завдання _____ 26 жовтня 2020 року _____

КАЛЕНДАРНИЙ ПЛАН

№ з/п	Назва етапів виконання магістерської дисертації	Строк виконання етапів роботи	Примітка
1	Отримання завдання	26.10.2020	
2	Аналіз літературних джерел	29.10.2020	
3	Вибір схеми для повного циклу проектування	2.11.2020	
4	Підбір компонентної бази для моделювання схем включення реальних операційних підсилювачів	9.11.2020	
5	Моделювання схем в Cadence	16.11.2020	
6	Аналіз характеристик побудованих схем	23.11.2020	
7	Розробка топологічного креслення	30.11.2020	
8	Розробка стартап-проекту	4.12.2020	
9	Оформлення дисертації	7.12.2020	

Студент _____
 (підпис) (прізвище та ініціали)

Науковий керівник роботи _____
 (підпис) (прізвище та ініціали)

РЕФЕРАТ

Магістерська дисертація: 96 с., 1 ч., 54 рис., 22 табл., 20 джерел

ОПЕРАЦІЙНИЙ ПІДСИЛЮВАЧ, СХЕМА, МОДЕЛЮВАННЯ, ТРАНЗИСТОР, АНАЛІЗ

Актуальність теми дипломної роботи полягає в застосуванні новітнього програмного забезпечення для моделювання схем на операційних підсилювачах, оскільки саме операційні підсилювачі є головним базисним компонентом аналогових мікросхем. Середовище Cadence дозволяє провести повний цикл моделювання таких схем.

Об'єктом розробки є методи проектування операційних підсилювачів в середовищі Cadence; часові, частотні, шумові характеристики операційних підсилювачів

Мета роботи - проектування схем операційних підсилювачів і аналіз вихідних часових, частотних і шумових характеристик, розроблення топології підсилювального каскаду у середовищі Cadence.

Завдання полягає у дослідженні повного циклу проектування аналогової мікросхеми операційного підсилювача на прикладі вхідного диференційного каскаду та дослідження схем включення реальних операційних підсилювачів.

ABSTRACT

Master's thesis: 96 p., 1 p., 54 figures, 22 tables, 20 references.

OPERATIONAL AMPLIFIER, SCHEMATIC, SIMULATION, TRANSISTOR, ANALYSIS

The purpose of this work is to consider and analyze analog circuits using operational amplifiers made on the basis of a complementary structure of metal-oxide-semiconductor (CMOS) and bipolar cascades.

Analog signal processing devices continue to play an important role in industrial electronics. This is due to the fact that most types of primary transducers of physical quantities - sensors of temperature, pressure, etc. - are sources of analog signals, and many actuators in the control objects - electric motors, electromagnets - are controlled by a continuous alternating electric current. Sophisticated control systems, based on digital computing systems, are connected to control objects and sensors using analog and analog-digital devices. All this stimulates the annual appearance in the world of many dozens of new models of analog and analog-digital integrated circuits (ICs). From the point of view of IC manufacturing technology, they are divided into semiconductor (monolithic, solid-state) - made entirely on one silicon wafer and hybrid - in which resistors, capacitors and connecting conductors are made by film technology, and caseless active elements in the form of chips are glued to passive circuits.

Operational amplifiers(OP) with input stages on field-effect transistors are usually made by hybrid technology. They are more expensive than monolithic, but are much smaller input current and zero drift. With the improvement of technology and circuit solutions, it became possible to manufacture monolithic operational amplifiers with parameters similar to and even predominant parameters of hybrid OPs. High accuracy and stability of the characteristics of monolithic OPs is achieved by circuit-using the property of matching the parameters of the components integrated on a single semiconductor substrate IC. Therefore, most modern IC models are monolithic.

In this diploma work only circuits with negative feedback are reviewed, therefor no generators or such are considered.

First chapter is dedicated to theoretical examination of the thesis's subject. To implement operational amplifier into circuit first we need research how it works. So, general parameters, for example input, output, precise characteristics, are reviewed here. Also, in first chapter researching about types of implementation of operational amplifiers was done. Main 3 cascades of OP are described on the example of CMOS and bipolar transistors.

Second chapter includes designing OP using CMOS technology and full cycle of IC development on differential cascade example. Schematic and layout designing for 90nm manufacturing technology is described in this chapter. Implementation of real Ops are reviewed here too.

Third chapter is devoted to analysis of designed circuits in previous chapter. Using EDA tool in software environment Cadence transient, frequency, noise analysis is done. It is discussed how received characteristics correlate with theoretical valuation.

In four-chapter startup project – manufacturing of OP – is calculated and analyzed using different methods of evaluation and describing different sides of this project.

ЗМІСТ

ВСТУП.....	8
1 Операційні підсилювачі.....	11
1.1 Загальні відомості.....	11
1.2 Застосування операційних підсилювачів.....	16
1.2.1 Зворотній зв'язок.....	16
1.2.2 Схеми включення операційних підсилювачів.....	21
1.3 Внутрішня схемотехніка операційних підсилювачів.	32
1.4 Приклади операційних підсилювачів.....	42
1.5 Висновки	44
2 Моделювання схем на операційних підсилювачах.....	45
2.1 Моделювання схеми операційного підсилювача.....	45
2.2 Моделювання схем з існуючими ОП	55
2.3 Висновки	61
3 Аналіз характеристик схем включення ОП.....	62
3.1 Аналіз схем у часовій області.....	62
3.2 Спектральний аналіз схем.....	72
3.3 Аналіз шумів схем.....	76
3.4 Висновки	79
4 розроблення стартап-проекту.....	80
4.1 Опис ідеї проекту	80
4.2 Технологічний аудит проекту	81
4.3 Аналіз можливості запуску стартап-проекту на ринок.....	82
4.4 Розроблення стратегії поведінки на ринку	88
4.5 Розроблення маркетингової програми стартап - проекту	90
4.6 Висновки	93
Висновки	94
ПЕРЕЛІК ДЖЕРЕЛ ПОСИЛАННЯ.....	95

ВСТУП

Актуальність

Аналогові пристрої обробки сигналів продовжують займати важливе місце в сучасній електроніці. Це пояснюється тим, що більшість типів первинних перетворювачів фізичних величин - датчики температури, тиску та ін. - є джерелами аналогових сигналів, а багато виконавчих елементів в об'єктах управління - електродвигуни, електромагніти – управляються саме неперервним змінним електричним струмом. Складні системи управління, основою яких є цифрові обчислювальні комплекси, сполучаються з об'єктами управління і датчиками за допомогою аналогових та аналого-цифрових пристроїв. Все це стимулює щорічну появу в світі багатьох десятків нових моделей аналогових та аналогово-цифрових інтегральних мікросхем (ІМС). З точки зору технології виготовлення ІМС поділяють на напівпровідникові (монолітні, твердотільні) - виготовляються цілком на одній пластині кремнію і гібридні - у яких резистори, конденсатори і сполучні провідники виготовляються методами плівкової технології, а безкорпусні активні елементи у вигляді чіпів приклеюються на пасивну частину схеми.

Операційні підсилювачі з вхідними каскадами на польових транзисторах виконуються зазвичай за гібридною технологією. Вони дорожчі, ніж монолітні, але є значно з меншим вхідним струмом і дрейфом нуля. З удосконаленням технології і схемних рішень стало можливим виготовляти монолітні операційні підсилювачі з параметрами аналогічними і навіть переважаючими параметри гібридних ОП. Велика точність і стабільність характеристик монолітних ОП досягається шляхом схемо технічного аналізу і оптимізації, а також узгодження параметрів компонентів, інтегрованих на єдиній напівпровідниковій підкладці ІМС. Тому більшість сучасних ІМС ОП монолітні [1].

Тому моделювання операційних підсилювачів з використанням новітніх технологічних процесів в сучасному програмному середовищі Virtuoso Platforme актуальним напрямом дослідження.

Мета і завдання

Метою даної роботи є проектування аналогових схем з використанням операційних підсилювачів, виконаних на основі комплементарної структури метал-оксид-напівпровідник (КМОН) та біполярних каскадів, наскрізне проектування вхідного каскаду операційного підсилювача на КМОН транзисторах та його аналіз, моделювання неінвертуючих підсилювачів на реальних ОП.

Для досягнення цієї мети були поставлені такі завдання:

- Проналізувати методи побудови та схем включення операційних підсилювачів.
- Провести підбір компонентної бази.
- Провести розрахунок параметрів компонентів схем.
- Провести моделювання схем, їх часовий, частотний, шумовий аналіз в середовищі Cadence.
- Розробити топологічне креслення диференціального каскаду.

Об'єкт дослідження

Об'єктом дослідження є методи проектування операційних підсилювачів в середовищі Cadence; часові, частотні, шумові характеристики операційних підсилювачів.

Предмет дослідження

Предметом дослідження даної роботи є реальні операційні підсилювачі ADA-4077 та AD8597, диференціальний каскад на основі КМОН структури.

Методи дослідження

Пошук і аналіз інформації про параметри, побудову та схеми включення операційних підсилювачів. Методи моделювання активних компонентів схем, методи схемотехнічного аналізу аналогових схем у частотній і часовій області, аналізу шуму. Методи проектування топології і технології виготовлення мікросхем.

Практична цінність

Практична цінність роботи полягає в отриманні кінцевого продукту проектування, розробленні конструкції і топології диференціального каскаду у вигляді ІМС.

Розроблені підходи можуть бути використані для проектування більш складних аналогових пристроїв.

1 ОПЕРАЦІЙНІ ПІДСИЛЮВАЧІ

1.1 Загальні відомості

Операційний підсилювач - це багатокаскадний транзисторний підсилювач, виконаний у вигляді мікросхеми і має величезний коефіцієнт посилення напруги, або широкий клас аналогових мікросхем, які дозволяють виконувати посилення сигналів, надавати їм різну форму, перетворювати сигнали, здійснювати операції диференціювання і інтегрування, створювати джерела стабільної напруги і генератори коливань різної форми. Через кращі параметри ОП, ніж у дискретних транзисторах, сьогодні ОП стали основою елементної бази в багатьох областях аналогової електроніки.

Кожен ОП має такі каскади:

- Вхідний балансний каскад, який виконується у вигляді диференційного підсилювача.
- Каскад додаткового підсилення.
- Вихідний каскад підсилення потужності.

Для підвищення значення підсилення, частотної, температурної стабільності в реальних ОП вводять схеми частотної корекції, температурної стабілізації, можливо використання декілька проміжних підсилювальних каскадів.

В літературі використовують такі позначення ОП (рис. 1.1)

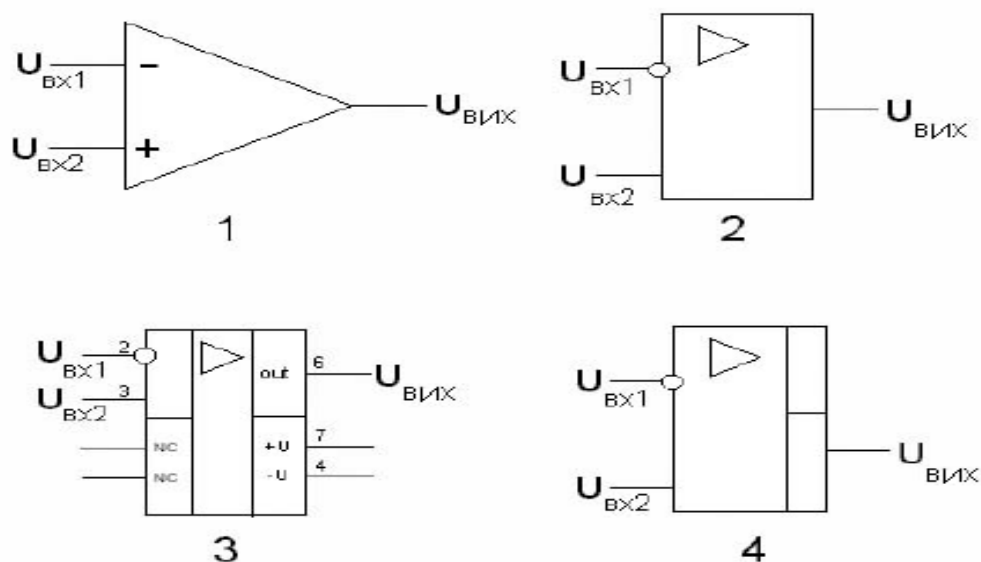


Рисунок 1.1 – Позначення ОП на схемах

Оскільки ідеальних ОП не існує, для того, щоб підібрати ОП для конкретної схеми необхідно дослідити його технічні характеристики. Визначальними факторами є такі параметри ОП:

Напруга живлення. Більшість ОП працює з напругою живлення $\pm 12 \dots 15$ В, проте існують ОП, які працюють з малою напругою живлення, та однополярні ОП.

Диференціальний коефіцієнт підсилення K_u . Цей параметр відображає підсилення напруги ОП без зворотного зв'язку, для реальних операційних підсилювачів може знаходитися в діапазоні $10^4 \dots 10^6$. Для низьких та середніх частот записують як K_{u0}

Напруга зміщення нуля $U_{зм}$, температурна чутливість $dU_{зм} / dT$. Значення напруги, яку необхідно прикласти до входу ОП для того, щоб отримати вихідну напругу, що дорівнює нулю та відповідно чутливість цього параметра до зміни температури ОП.

Коефіцієнт послаблення синфазного сигналу (КПСС). Ступінь придушення вхідної синфазної напруги, яка виникає через потрапляння на обидва входи операційного підсилювача завад. Цей коефіцієнт розраховується як відношення K_u / K_c , де K_c – коефіцієнт підсилення синфазної складової, зазвичай виражається в децибелах напруги. Типові значення $10^4 \dots 10^5$.

Вхідний, вихідний опір ОП $R_{вх}$, $R_{вих}$. Розрізняють вхідний опір для диференціального сигналу та для синфазного. У операційних підсилювачів з біполярними транзисторами на входах вхідний опір для диференціального сигналу $R_{вхд}$ становить кілька МОм, а вхідний опір для синфазного сигналу $R_{вхс}$ – декілька ГОм. Вхідні струми, які визначаються цими опорами, дуже малі і мають величину порядку декількох нА. Якщо на вході операційного підсилювача використовуються польові транзистори, то вхідний опір може досягати значення 1 Том [2].

Амплітудно-частотна характеристика (АЧХ). Залежність модуля коефіцієнта підсилення напруги (потужності) від частоти. Для оцінки частотних параметрів ОП використовують нормовану АЧХ:

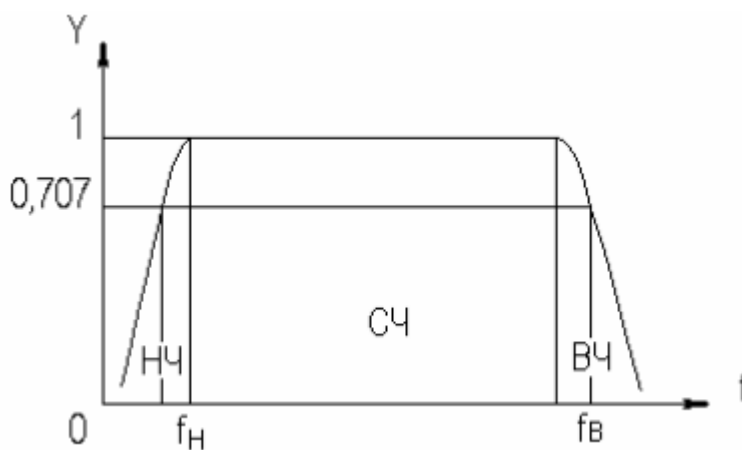


Рисунок 1.2 – Нормована АЧХ ОП

При цьому Y – нормований коефіцієнт підсилення $Y = |K| / K_0$, де K_0 – значення $|K|$ на середніх частотах робочого діапазону. По АЧХ та допустимого значення частотних спотворень визначають нижню та верхню граничні частоти f_H , f_B та смугу робочих частот $\Delta f = f_B - f_H$ [3].

Фазо-частотна характеристика (ФЧХ). Залежність зсуву фази вихідного сигналу від частоти.

Найбільш зручно досліджувати стійкість підсилювачів по діаграмах Боде, на яких амплітудно-частотна і фазо-частотна характеристики зображуються асимптотично в логарифмічному масштабі, і називаються відповідно ЛАЧХ і ЛФЧХ. Ці характеристики легко визначаються експериментально і дозволяють досить просто і наочно судити про стійкість конкретного ОП і здійснити підбір корекційних кіл. Типові асимптотичні ЛАЧХ і ЛФЧХ ОП без частотної корекції як функції циклічної частоти $f = \omega / 2\pi$ зображені на рис. 1.3 (для ОП К140УД10) [2].

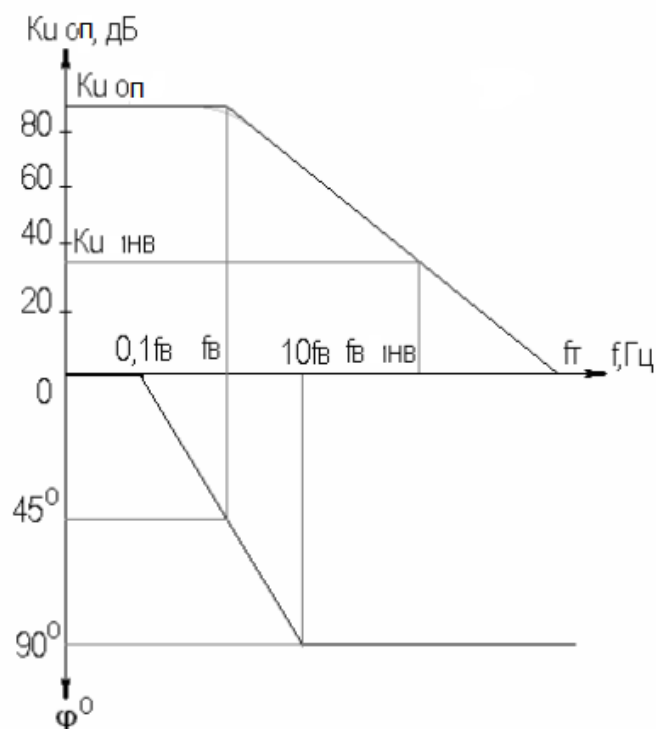


Рисунок 1.3 – ЛАЧХ та ЛФЧХ ОП

На НЧ і СЧ ЛАЧХ являє собою пряму, паралельну осі частот. З деяким наближенням можемо вважати, що в області ВЧ спад K_u ОП відбувається зі швидкістю 20дБ на декаду. Частота, за якої виконується умова $\varphi = -180^\circ$, називається критичною ($\omega_{кр}$ або $f_{кр}$), ОП переходить у режим самозбудження. Частота $f_В$, за якої починається спад коефіцієнта підсилення визначається каскадами підсилення напруги.

Шумові характеристики ОП. Ці параметри мають велике значення, коли необхідне використання ОП для роботи з малими сигналами, такими, що їх величина сумірна з шумовою завадою. Основними видами шумів, що виникають в ОП, зокрема в інтегральному виконанні є такі:

Фліккер шум, або $1/f$ - шум, вносить великий вклад на низьких частотах. Порівняння вкладу цього шуму відносно теплового зображено на рис. 1.4 [4]. Залежність потужності шуму від частоти є зворотно залежною.

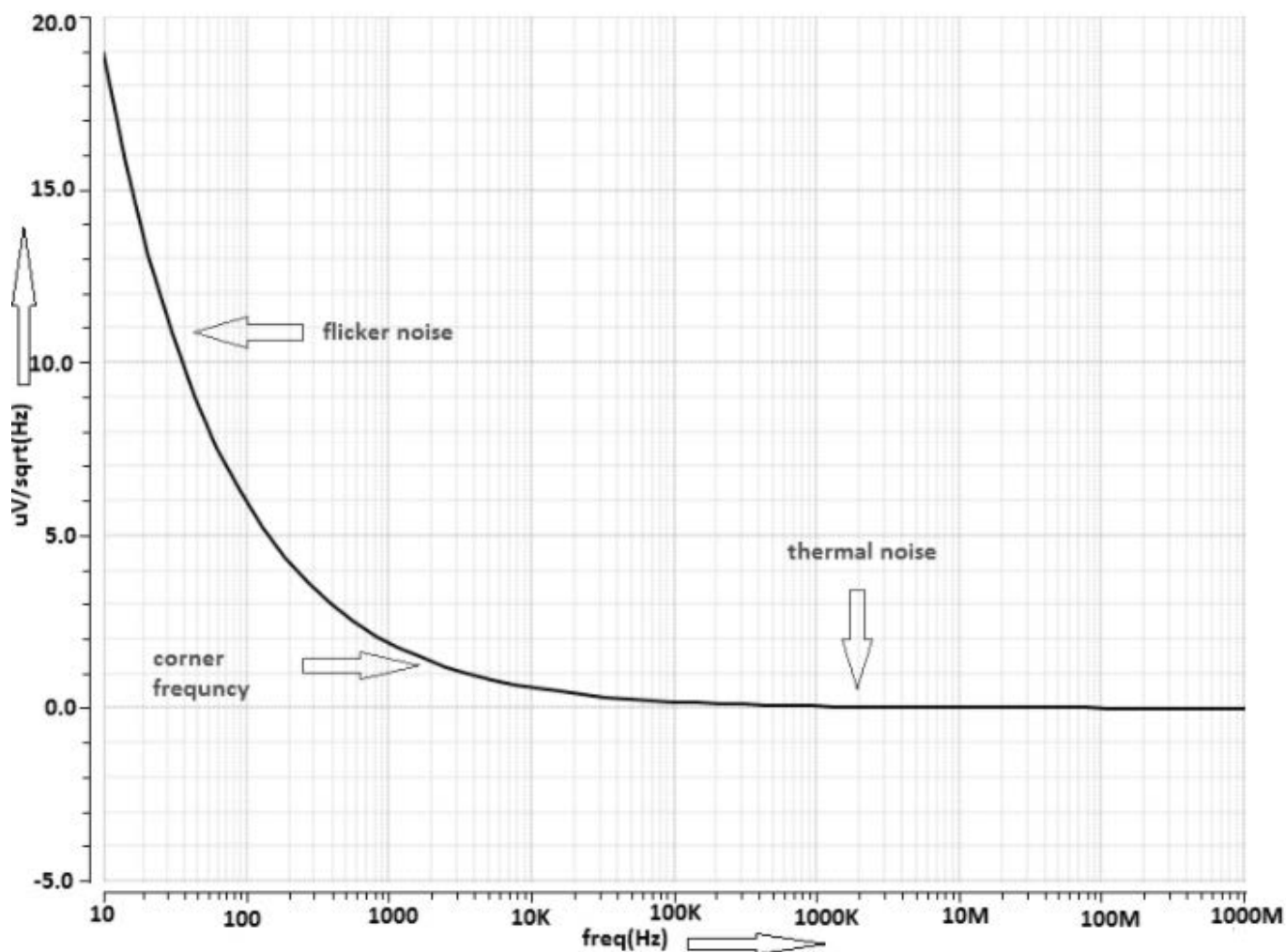


Рисунок 1.4 – Спектральний розподіл фліккер шуму у порівнянні з тепловим

Цей шум є характерним для напівпровідників та композитних матеріалів з яких роблять резистори, а тому присутній в схемах підсилювачів [5].

Тепловий шум пояснюється хаотичним тепловим рухом електронів. Проявляється такий шум в резистивних компонентах, спектральна густина потужності якого не залежить від частоти сигналу і є постійною в усьому спектрі:

$$S_u = 4kT \quad (1.1)$$

де k – стала Больцмана;

T – температура резисторного компонента [6].

Дробовий шум, який присутній в усіх напівпровідникових компонентах, пов'язаний з дискретною природою електричного струму, перенесення заряду відбувається квантами, а струм, що вимірюється є статистичною характеристикою

цього процесу. Для компонентів з p - n переходом, де носії заряду, що створюють струм діють незалежно один від одного справедливою є формула:

$$S_u = 2qI \cdot \frac{1}{R} \quad (1.2)$$

де $q = 1,6 \cdot 10^{-19}$ – заряд електрона;

I – діюче значення струму, що тече через p - n перехід.

R – опір p - n переходу [5].

Для низькочастотних та середньо частотних пристроїв ці шуми вносять найбільший внесок.

1.2 Застосування операційних підсилювачів

1.2.1 Зворотній зв'язок

Більшість схем включення ОП мають у своєму складі зворотний зв'язок (33). Зворотним зв'язком називають подачу частини (або всього) вихідного сигналу підсилювача на його вхід. Зазвичай його спеціально вводять для цілеспрямованої зміни характеристик підсилювального пристрою.

Однак іноді він виникає внаслідок неідеальностей компонентів, з яких виконана схема та не гальванічних зв'язків у схемі. Такий зворотний зв'язок називають паразитним. Оскільки для різних каскадів багатокаскадного підсилювача зазвичай застосовують одне і те ж джерело живлення, то через наявність його внутрішнього опору $Z_{дж}$ в підсилювачі виникають паразитні (небажані) ЗЗ. Змінна складова струму каскадів (переважно кінцевого) створює на $Z_{дж}$ змінну складову $U_{дж}$, яка надходить в коло живлення попередніх каскадів і тим самим замикає відразу кілька петель паразитних ЗЗ, що може привести до самозбудження. Найефективнішим і досить простим способом, що виключає складні стабілізовані джерела живлення, є застосування розділових фільтрів, що складаються з R_{ϕ} і C_{ϕ} і включаються послідовно або паралельно до джерела живлення [7].

Зніматися сигнал зворотного зв'язку може з виходу всього пристрою або з будь-якого проміжного каскаду. ЗЗ, що охоплює один каскад, прийнято називати місцевим, а той, що охоплює кілька каскадів або весь багатокаскадний підсилювач –загальним [7].

Зворотний зв'язок буває двох типів: позитивний і негативний. Позитивний зворотний зв'язок збільшує коефіцієнт підсилення, але зменшує стійкість роботи підсилювача і несприятливо впливає на ряд важливих параметрів. Тому в чистому вигляді позитивний зворотний зв'язок застосовують тільки в схемах генераторів, а в схемах підсилювачів її застосовують виключно рідко. Іноді застосовують одночасно і позитивний, і негативний зворотний зв'язок, що дає можливість отримати ряд нових властивостей підсилювача. У схемах підсилювачів, як правило, використовують тільки негативний зворотний зв'язок.

Негативний зворотний зв'язок зменшує коефіцієнт посилення, але одночасно значно покращує інші найважливіші параметри і характеристики підсилювача, що й обумовлює його широке застосування.

Залежно від способу отримання сигналу ЗЗ розрізняють зворотний зв'язок з напруги (сигнал ЗЗ пропорційний напрузі на виході підсилювача) і із струму (сигнал ЗЗ пропорційний вихідному).

Якщо у вхідному колі віднімається струм ЗЗ з струму вхідного сигналу, то такий ЗЗ називають паралельним (тому що вихід кола ЗЗ підключений паралельно входу підсилювача). Якщо ж у вхідному колі віднімаються напруги вхідного сигналу і сигналу зворотного зв'язку, то такий ЗЗ називають послідовним (тому що вихід ланцюга ЗЗ підключений послідовно входу підсилювача).

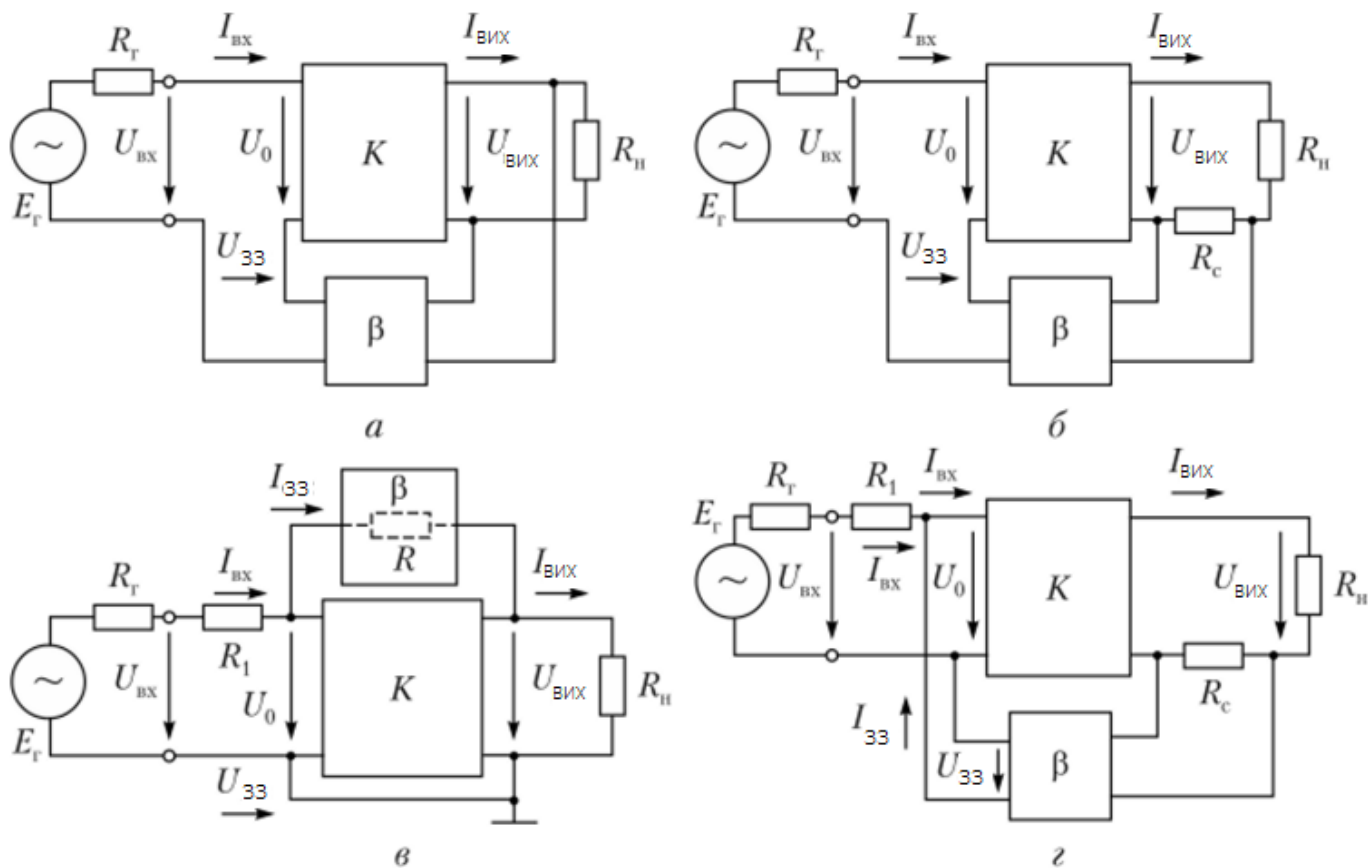
Таким чином, можна виділити 4 основні типи кіл зворотного зв'язку (рис.1.5). Оскільки в даній роботі найбільшу зацікавленість становлять схеми підсилення, математичних операцій далі будуть розглядатися лише схеми з НЗЗ. На прикладі кола послідовним з напруги ЗЗ розглянемо вплив ЗЗ на параметри схеми.

Для оцінки впливу ЗЗ вводять коефіцієнт передачі ЗЗ β :

$$\beta = \frac{U_{\beta}}{U_{\text{вих}}} , \quad (1.3)$$

де U_β – напруга на виході ЗЗ, що надходить через коло зворотного зв'язку на вхід підсилювача.

Коефіцієнт передачі може приймати як додатні так і від'ємні значення, що визначається реактивними елементами як кола ЗЗ, так і самого ОП. Якщо $\beta > 0$ - ЗЗ носить позитивний характер (ПЗЗ), це означає, що сигнал з кола ЗЗ потрапляє на вхід підсилювача у синфазі. Якщо $\beta < 0$ - ЗЗ негативний (НЗЗ), сигнал потрапляє у протифазі.



Послідовний по напрузі(а); послідовний по струму(б); паралельний по напрузі(в); паралельний по струму (г)

Рисунок 1.5 – Типи кіл ЗЗ.

Тоді можна записати коефіцієнт підсилення ОП з ЗЗ:

$$K_{\text{ЗЗ}} = \frac{K_{u0}}{1 - \beta K_{u0}}, \quad (1.4)$$

де βK_{u0} – фактор зворотного зв'язку, або петлеве підсилення;

$1 - \beta K_{u0} = F$ - глибина ЗЗ.

При позитивному ЗЗ коефіцієнт підсилення ОП з ЗЗ більше за K_{u0} , при негативному ЗЗ коефіцієнт підсилення зменшується.

Введення НЗЗ впливає на ряд параметрів ОП, найбільшої уваги потребують такі.

Вплив НЗЗ на стабільність коефіцієнта підсилення. Можна оцінити вплив через знаходження відносної нестабільності коефіцієнта підсилення диференціюючи (1.4) за β , та K_{u0} . Тоді, відносний коефіцієнт нестабільності буде визначатись:

$$\partial K_{зз} = \frac{\partial K_{u0}}{F} - \frac{\beta K_{u0}}{F} \partial \beta, \quad (1.5)$$

де ∂K_{u0} - відносна нестабільність коефіцієнта підсилення до введення зворотного зв'язку;

$\partial \beta$ – відносна нестабільність коефіцієнта передачі ЗЗ.

Використання прецизійних резисторів призводить до $\partial \beta \approx 0$. У прецизійних підсилювачах прагнуть збільшити глибину зворотного зв'язку, тобто виконати співвідношення $\beta K_{u0} \gg 1$, тоді $K_{зз} \approx \frac{K_{u0}}{\beta K_{u0}}$, тобто визначається лише елементами зворотного зв'язку [8].

Вхідний опір буде визначатися як:

$$R_{вхнз} = R_{вх} F, \quad (1.6)$$

Тобто при введенні послідовного НЗЗ вхідний опір зростає пропорційно глибині ЗЗ.

Вихідний опір підсилювача:

$$R_{вихнз} = R_{вих} / F, \quad (1.7)$$

Тобто вихідний опір підсилювача при введенні НЗЗ з напруги зменшується пропорційно глибині зворотного зв'язку в порівнянні з вихідним опором підсилювача до введення зворотного зв'язку.

При використанні паралельного НЗЗ з напруги зменшується вхідний опір підсилювача, зменшується коефіцієнт підсилення струму і не змінюється коефіцієнт підсилення напруги.

Для схеми підсилювача охопленого паралельним негативним зворотним зв'язком із струму напруга негативного зворотного зв'язку пропорційна вихідному струму. Цей тип зворотного зв'язку збільшує вихідний опір підсилювача і може привести до скорочення смуги пропускання.

Отже, вибираючи один з типових способів введення ООС, можна в потрібну сторону змінювати величини вхідного і вихідного опорів підсилювача.

Влив НЗЗ на нелінійні спотворення. В підсилювачі без зворотного зв'язку при великому вхідному сигналі спотворюється форма вихідного сигналу і в вихідній напрузі, крім основної гармоніки, з'являються вищі гармонійні складові. При введенні НЗЗ вищі гармоніки через коло зворотного зв'язку подаються на вхід підсилювача і посилені віднімаються з вихідної напруги підсилювача. Таким чином, зміст гармонік при тому ж значенні вихідної напруги (для цього доведеться підняти посилення сигналу в F разів) зменшиться, тобто нелінійні спотворення в підсилювачі з НЗЗ будуть менше [8].

У більшості випадків діє закономірність: у скільки разів за рахунок негативного зворотного зв'язку зменшився коефіцієнт підсилення (струму або напруги), у стільки ж разів змінився в сприятливу сторону потрібний параметр - коефіцієнт нелінійних спотворень, вхідний і вихідний опір підсилювача. Найкращі результати виходять в межах смуги пропускання ОП без зворотного зв'язку. Поза цієї смуги частот, а також поблизу граничних частот стабілізуюча дія негативного зворотного зв'язку знижується. Це пов'язано з фазовими зсувами в схемі підсилювача і в ланцюзі негативного зворотного зв'язку, в силу чого зворотний зв'язок перестає бути чисто негативним. Найбільш ж сильні фазові зсуви якраз спостерігаються за межами смуги пропускання операційного підсилювача [2].

Для багатокаскадного підсилювача смуга пропускання при введенні НЗЗ розширюється, але з'являються підйоми $K_{зз}$ на деяких частотах $f_{гн}$ і $f_{гв}$ (рис 1.6).

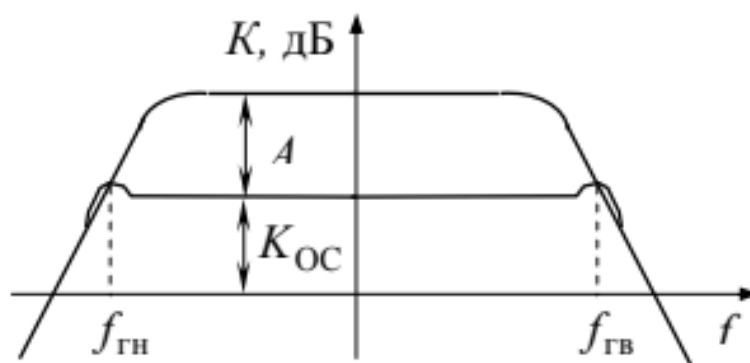


Рисунок 1.6 – Логарифмічна АЧХ підсилювача з НЗЗ

На цих частотах за рахунок додаткових фазових зсувів у петлі негативний зворотний зв'язок перетворюється у позитивний, і підсилювач може втратити стійкість при подальшому зростанні глибини зворотного зв'язку F [8].

1.2.2 Схеми включення операційних підсилювачів.

В основі аналізу схем на операційних підсилювачах лежать два наступних припущення. Входи ОП не споживають струму і мають дуже великий опір. Напруга між неінвертуючим і інвертуючим входами ОП під дією негативного зворотного зв'язку стає рівною нулю.

На основі операційних підсилювачів шляхом введення зовнішніх кіл зворотного зв'язку (в т.ч. і частото-залежних) будується велика кількість електронних пристроїв, які здійснюють ефективне перетворення електричних сигналів і широко використовуються у вимірювальній техніці. Для оцінки похибок вимірювальних пристроїв доводиться враховувати вплив реальних параметрів ОП. Точність вимірювальних пристроїв сильно залежить і від класу точності елементів, які використовуються у колі НЗЗ операційного підсилювача.

Інвертуючий масштабний підсилювач.

Схема такого підсилювача показана на рис.1.7. Резистор R_3 поставлений для поліпшення температурної стабільності режиму (зменшення похибок зсуву і дрейфу

нульового рівня) і може бути відсутнім. Операційний підсилювач охоплений паралельним НЗЗ з напруги.

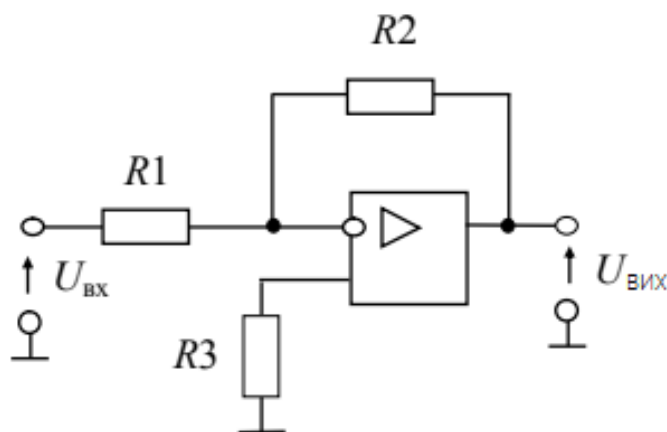


Рисунок 1.7 – Інвертуючий масштабний підсилювач

Для такої схеми коефіцієнт підсилення має значення:

$$K_u = -\frac{R_2}{R_1} \quad (1.8)$$

Резистори R_1 і R_2 утворюють коло паралельного негативного зворотного зв'язку з напруги. Тому відповідно до принципу віртуального замикання різниця потенціалів між входами ОП стає дуже малою. Оскільки неінвертуючий вхід заземлений, то і на вході, що інвертує з'являється потенціал близький до нуля. При цьому вхідний струм I_1 , що протікає по резистору R_1 , складе $I_1 = U_{\text{ВХ}} / R_1$. Отже, вхідний підсилювача $R_{\text{ВХ}} = R_1$. Вихідний опір малий, розраховується як $R_{\text{ВЫХ}} = R_{\text{ВЫХОП}} / F$. Підбором значень резисторів можна зробити коефіцієнт підсилення < 1 . Для підвищення точності масштабного підсилювача в колі НЗЗ використовуються прецизійні резистори з однаковими температурними коефіцієнтами опору.

В підсилювачі на реальному ОП на виході підсилювача при $U_{\text{ВХ}} = 0$ завжди буде присутня напруга похибки $U_{\text{п}}$ на виході, що породжується $U_{\text{зм}}$ і вхідними струмами $\Delta I_{\text{ВХ}}$. З метою зниження $U_{\text{п}}$ прагнуть вирівняти еквіваленти резисторів, підключених до входів ОП, тобто взяти $R_3 = R_1 \parallel R_2$.

Неінвертуючий масштабний підсилювач.

Схема такого підсилювача показана на рис.1.8. Аналогічно до інвертуючого масштабного підсилювача резистор R_3 поставлений для поліпшення температурної стабільності режиму, може бути відсутнім.

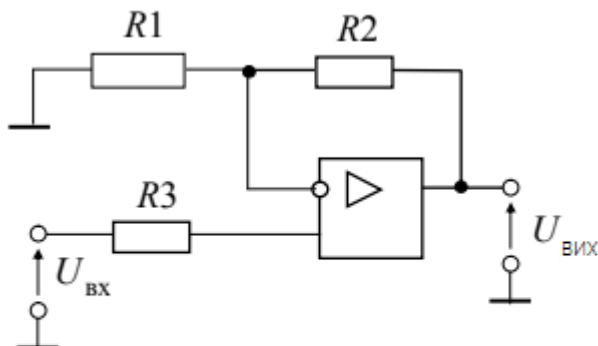


Рисунок 1.8 – Неінвертуючий масштабний підсилювач

Резистори R_1 і R_2 утворюють коло послідовного негативного зворотного зв'язку з напруги, тому відповідно до принципу віртуального замикання різниця потенціалів між двома входами ОП дуже мала, тобто на вході інвертуючого входу буде така ж напруга, як і на неінвертуючому. Отже, через резистор R_1 буде протікати струм $I_1 = U_1 / R_1$. Через те, що ОП має високий вхідний опір, такий же струм буде протікати і по резистору R_2 , а падіння напруги на ньому складе $U_2 = U_1(R_2 / R_1)$. Вихідна напруга буде рівною сумі напруг на вході інвертуючого і падіння напруги на резисторах R_2 , тобто $U_2 = U_1 (1 + R_2 / R_1)$. Коефіцієнт підсилення такої схеми буде визначатися

$$K_u = 1 + \frac{R_2}{R_1} \quad (1.9)$$

У граничному випадку, якщо вихід ОП з'єднаний з інвертуючим входом без елементів НЗЗ, цей коефіцієнт дорівнює одиниці. Такі схеми називають повторювачами напруги і виготовляють серійно у вигляді окремих ІМС по кілька підсилювачів в одному корпусі.

Вхідний опір такого підсилювача $R_{вх} = (r_{сф} || r_{вх} F) + R_3$, де $r_{сф}$ - опір ОП синфазній складовій. Вихідний опір $R_{вих} = R_{вихоп} / F$. Перевага неінвертуючого

підсилювача - великий вхідний опір, недолік в порівнянні з інвертуючим - додаткова похибка зсуву нуля за рахунок синфазного сигналу на вході ОП.

Для зниження напруги похибки на виході в неінвертуючому підсилювачі, аналогічно інвертуючому, слід виконати умову $R_3 = R_1 \parallel R_2$.

Диференціальний підсилювач.

На рис. 1.9 показана схема включення ОП.

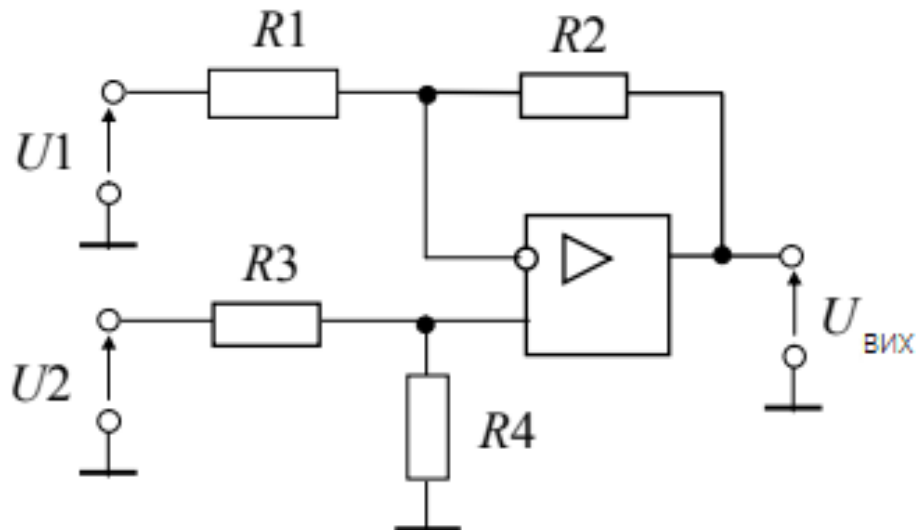


Рисунок 1.9 – Диференціальний підсилювач

Вихідна напруга такого підсилювача дорівнює $U_{\text{вих}} = U_2 \frac{R_4}{R_4 + R_3} \left(1 + \frac{R_2}{R_1} \right) - U_1 \frac{R_2}{R_1}$.

Для однакових значень відношень опорів $R_4 / R_3 = R_2 / R_1$ напруга на виході розраховується як $U_{\text{вих}} = (U_2 - U_1) \frac{R_2}{R_1}$. Тобто напруга на виході пропорційна різниці вхідних, підсилювач є диференціальним.

Напруга зміщення і вхідні струми реального ОП призведуть до зміни вихідної напруги в цьому підсилювачі на величину[7] :

$$\Delta U_{\text{вих}_{\text{зс}}} = \frac{R_1 + R_2}{R_1} \left(U_{\text{зс}} + I_+ \frac{R_3 \cdot R_4}{R_3 + R_4} - I_- \frac{R_1 \cdot R_2}{R_1 + R_2} \right) \quad (1.10)$$

де $U_{\text{зс}}$ – напруга зміщення (зсуву) нуля ОП;

I_+, I_- - струми, що протікають через входи ОП.

Зміщення за рахунок вхідних струмів зменшується при виконанні умови [8]:

$$R_3 \parallel R_4 = R_1 \parallel R_2 \quad (1.11)$$

Виконання умов (1.10) та (1.11) можливе при рівності опорів $R_1=R_3$ та $R_2=R_4$.

Недоліками простої схеми диференціального підсилювача є малий вхідний опір і труднощі регулювання коефіцієнта посилення.

Інструментальний підсилювач.

Для покращення характеристик схеми, таких як напруга зміщення, температурний дрейф, КПСС, вхідного опору використовують інструментальний підсилювач на 2 чи 3 ОП. Інструментальний підсилювач на 3 ОП зображений на рис. 1.10.

Вхідний каскад включає у себе 2 повторювачі напруги D_1 , D_2 , на виході диференціальний каскад D_3 , коефіцієнт підсилення якого $K_u = \frac{R_2}{R_1}$. Вхідний опір визначається повторювачами D_1 , D_2 , тому дуже високий по двох входах, при цьому виключається вплив вихідного опору джерела сигналу. КПСС визначається лише вихідним каскадом і не залежить від вхідного. Коефіцієнт підсилення розраховується за формулою:

$$K_u = \left(1 + \frac{2}{\alpha}\right) \cdot K_D, \quad (1.12)$$

де K_D – коефіцієнт підсилення диференціального каскаду, $K_D = \frac{R_2}{R_3}$;

α – параметр регулюючого резистора.

Керуючи значенням α можна досягти стабільних коефіцієнтів підсилення по напрузі до 10000 для нових моделей ОП, відповідно до (1.12) [9].

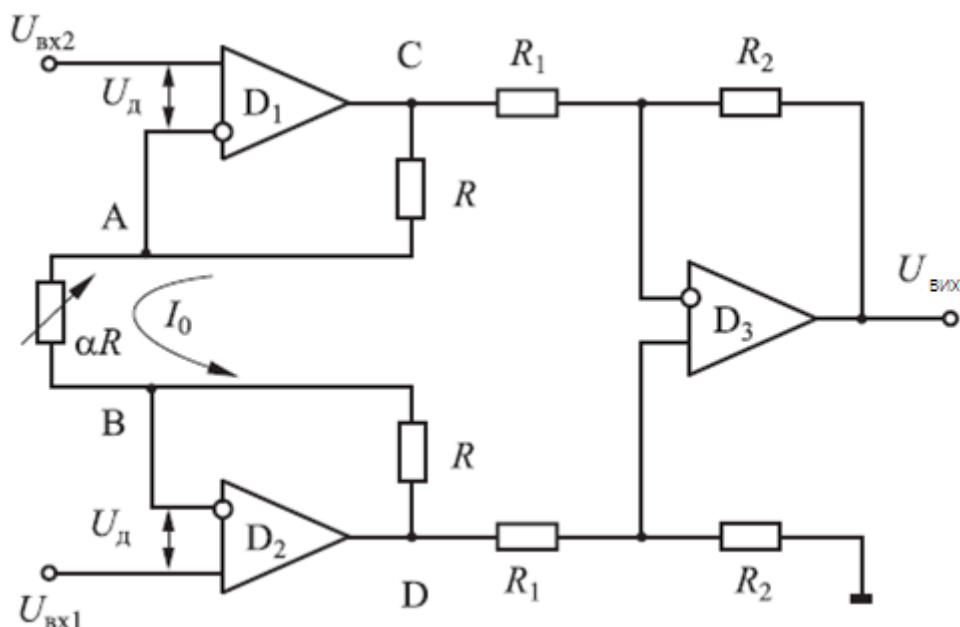


Рисунок 1.10 – Інструментальний підсилювач

Використовуючи у колах НЗЗ інші компоненти, зокрема, конденсатори та діоди, інші двополіусники, можна побудувати інші схеми підсилювальних пристроїв.

Підсилювач змінного струму на основі неінвертуючого та інвертуючого підсилювачів.

В інвертуючому підсилювачі низьких частот (ПНЧ) на операційному підсилювачі (рис. 1.11) ОП охоплений НЗЗ по постійному струму і похибка вихідної напруги невелика. Внаслідок цього відпадає необхідність балансування нуля і можливе підключення навантаження без розділового конденсатора [3].

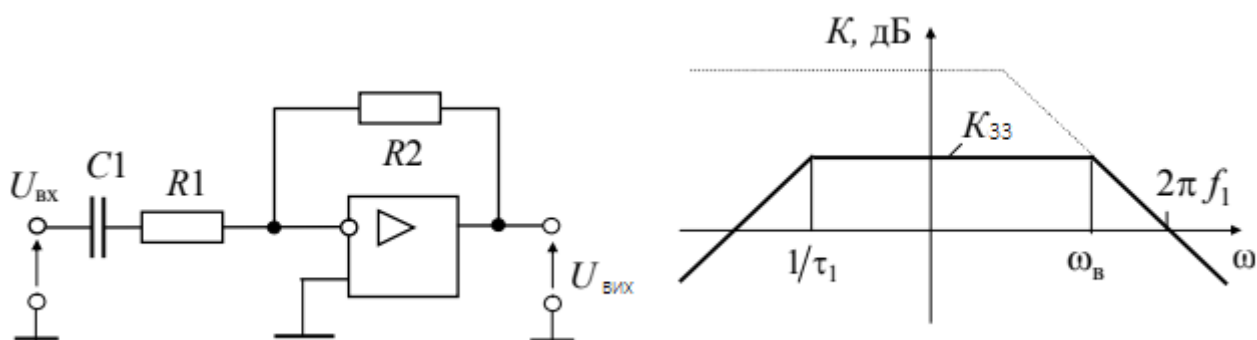


Рисунок 1.11 – Схема інвертуючого ПНЧ; ЛАЧХ цього підсилювача

Коефіцієнт підсилення такого підсилювача визначається підставленням у (1.8) замість опорів R_2 , R_1 імпедансів Z_1 , Z_2 . Тоді коефіцієнт підсилення буде мати значення:

$$K_u(\omega) = \frac{-R_2/R_1}{1+1/\omega\tau} \quad (1.13)$$

де $\tau = R_1 C_1$.

В неінвертуючому підсилювачі НЧ (рис. 1.12, а) разом з розділовим конденсатором C_2 включений конденсатор C_1 для зменшення зміщення і дрейфу нуля на виході ОП (в цьому випадку зворотний зв'язок на постійному струмі стовідсотковий ($\beta=1$) і значно глибше, ніж на змінному).

Коефіцієнт підсилення з напруги в робочому діапазоні частот визначається (1.9). Вхідний опір $R_{\text{вх}} = R_3$.

Більшу величину вхідного опору забезпечує схема, представлена на рис. 1.12, б. Резистор R_3 по змінній складовій включений між входами ОП, напруга між якими близько до нуля. Тому вхідний струм майже не тече в R_3 [3].

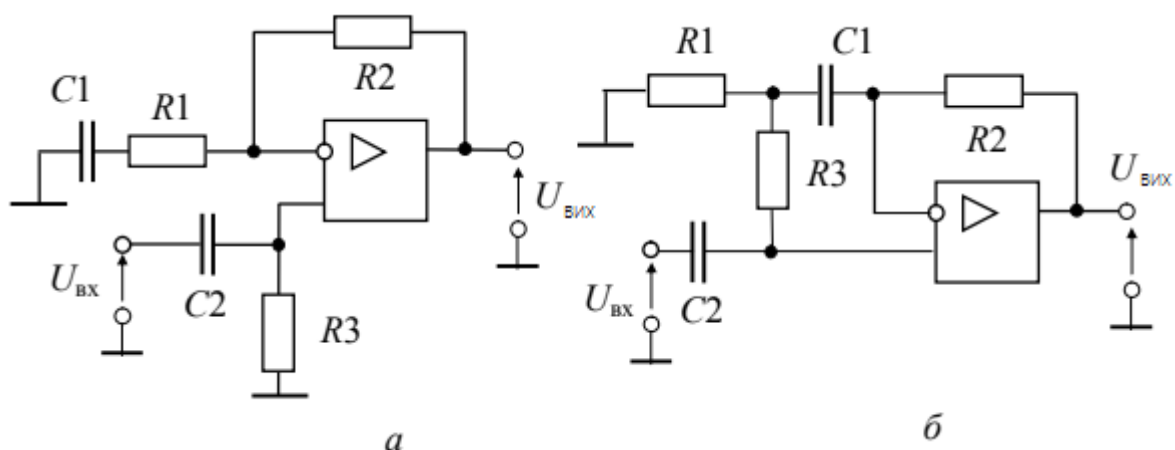


Рисунок 1.12 – Варіанти схем неінвертуючих підсилювачів НЧ

Логарифмічний підсилювач

На основі ОП може бути виконаний логарифмічний підсилювач, варіанти схем якого показані на рис. 1.13.

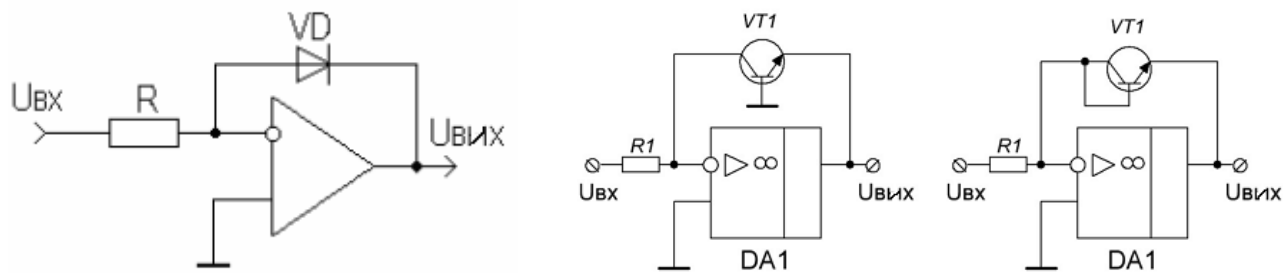


Рисунок 1.13 – Логарифмічний підсилювач

Для діодного включення (рис.1.13, а) струм, що протікає через діод VD , дорівнює вхідному струмові схеми, але протилежний за значенням, а напруга на діоді U_{vd} дорівнюватиме вихідній напрузі $U_{вих}$. Для знаходження вихідної напруги використаємо ВАХ діода: $I = I_0(e^{\frac{U}{\varphi_T}} - 1)$, де I_0 – зворотній струм насичення, φ_T – тепловий потенціал. Тоді вихідна напруга буде визначатися як:

$$U_{вих} = -\varphi_T \ln\left(\frac{U_{вх}}{RI_0} - 1\right) \quad (1.14)$$

Для того, щоб зберігалася логарифмічна залежність, необхідно, щоб вхідний струм значно перевищував I_0 , тоді $\frac{U_{вх}}{RI_0} \gg 1$, одиницею в (1.14) можна знехтувати.

Найпростіший логарифмічний підсилювач має кілька суттєвих недоліків, тому застосовується дуже рідко. Більш широке поширення отримав логарифмічний підсилювач в колі зворотного зв'язку якого стоїть біполярний транзистор. Головний недолік діодних підсилювачів полягає в тому, що його провідність визначається електронами і дірками одночасно. У той же час транзисторна провідність визначається або дірками або електронами, в залежності від типу транзистора ($n-p-n$ або $p-n-p$). Тому температурна залежність транзистора менше, ніж діода. Залежність колекторного струму від напруги між базою і емітером транзистора, визначається як:

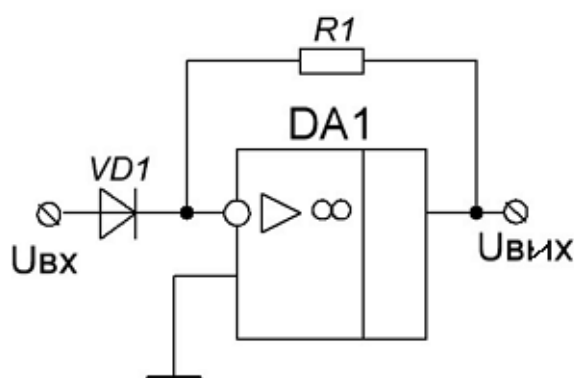
$$I_c = I_0(e^{\frac{U_{бе}}{\varphi_T}} - 1) \quad (1.15)$$

де I_c – струм колектора;

$U_{бе}$ – напруга база-емітер.

Транзистор, для отримання логарифмічної вихідної характеристики, включають двома основними способами: з заземленою базою і в діодному включенні, об'єднуючи базовий і колекторний електроди транзистора. Ці схеми зображені на (рис.1.13, б, в) відповідно.

При заміні резистора та діода у схемі (рис 1.13,а) отримують схему анти логарифмічного підсилювача, або експоненціального підсилювача. Так само можна отримати експоненціальний підсилювач з використанням біполярного транзистора, що включений по схемі з заземленою базою (рис 1.14) [10].



$$U_{BIX} = -I_o * R1 * e^{\frac{qU_{BX}}{kT}}$$

Рисунок 1.14 – Антилогарифмічний підсилювач; його передавальна характеристика

Аналоговий суматор

Схема, наведена на рис. 1.15, дозволяє підсумувати три аналогові вхідні напруги U_1 , U_2 , U_3 . Так як інвертуючий вхід ОП є точкою «віртуальної» землі ($U \approx 0$), можна знайти струми у вхідних ланцюгах. $I_1 = U_1/R_1$, $I_2 = U_2/R_2$, $I_3 = U_3/R_3$. Враховуючи великий вхідний опір ОП, сумарний струм протікає через резистор R_3 , тоді напруга, що виникає на цьому резисторі $U_{BIX} = -IR = -(I_1 + I_2 + I_3)R = -(U_1/R_1 + U_2/R_2 + U_3/R_3)R$. Тобто вихідна напруга пропорційна сумі вхідних з відповідними коефіцієнтами.

Для зменшення впливу вхідних струмів ОП між неінвертуючим входом і землею бажано поставити опір $R_4 = R_1 || R_2 || R_3 || R$ [3].

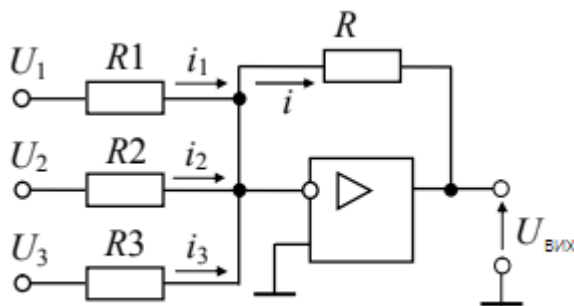


Рисунок 1.15 – Аналоговий суматор

Такий суматор є інвертуючим, неінвертуючий будується таким же чином, сигнали подаються на неінвертуючий вхід ОП. Аналогічно можна побудувати аналоговий суматор для більшої кількості вхідних сигналів.

Аналоговий інтегратор

Інтегратор дозволяє реалізувати схему, в якій зміна вихідної напруги пропорційна вхідному сигналу. Схема найпростішого інтегратора на ОП показана нижче [3].

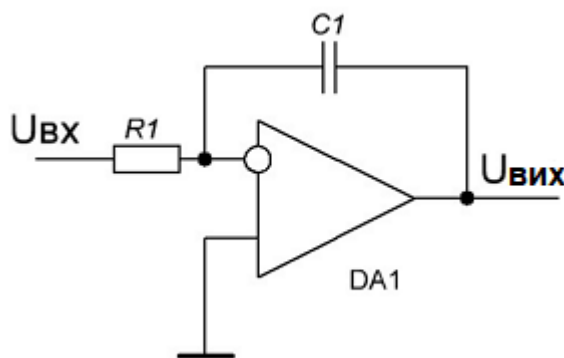


Рисунок 1.16 - Аналоговий інтегратор

Вихідна напруга інтегратора визначається як:
$$U_{вих} = -\frac{1}{R_1 C_1} \int_0^t U_{вх} dt$$

Смуга робочих частот реального інтегратора відрізняється від ідеального інтегратора (у нього ЛАЧХ зберігає нахил -20 дБ / дек на всіх частотах) на низьких частотах за рахунок кінцевої величини коефіцієнта підсилення операційного підсилювача K , на високих - за рахунок кінцевої величини частоти одиничного посилення реального ОП [3].

Аналоговий диференціатор

Диференціатор за своєю дією протилежний роботі інтегратора, тобто вихідний сигнал пропорційний швидкості зміни вхідного сигналу. Схема найпростішого диференціатора показана нижче.

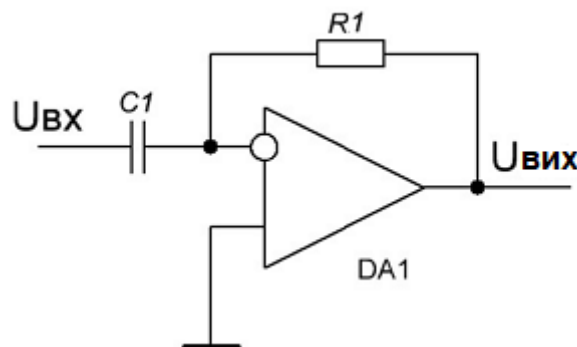


Рисунок 1.17 – Аналоговий диференціатор

Значення вихідної напруги для диференціатора розраховується як:

$$U_{\text{вих}} = -R_1 C_1 \int_0^t \frac{U_{\text{вх}}}{dt}$$

Використовуючи RL та RC кола, можливо побудувати вибіркового підсилювач, тобто такий, що підсилює на вузькій смузі частот. Проте виконання таких схем є складним з точки зору інтегральних технологій, через використання реактивних елементів.

Можна виділити окремий клас вибіркового підсилювачів, через їх високе застосування та можливе інтегрування в ІМС – це активні фільтри НЧ та ВЧ. Для послаблення сигналів в діапазоні частот вище деякої частоти f_0 використовуються фільтри нижніх частот (ФНЧ), а нижче граничної частоти f_0 – фільтри верхніх частот (ФВЧ), приклади практичної реалізації яких показані на рис.1.18 [3].

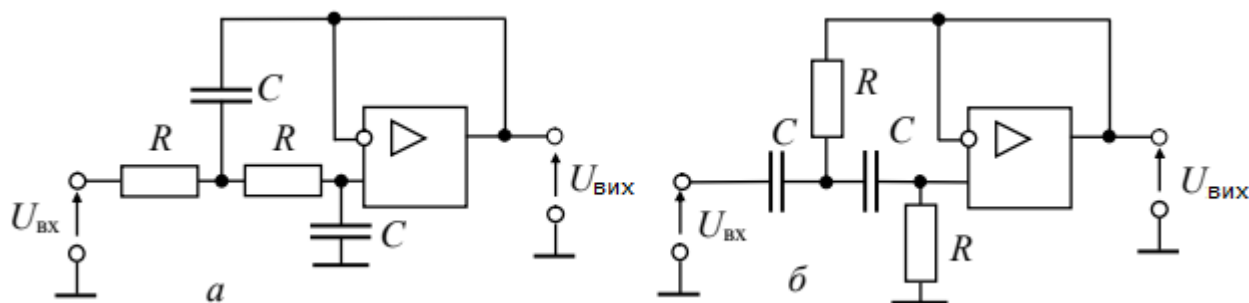


Рисунок 1.18 – Схеми активних фільтрів нижніх(а) та верхніх (б) частот

Гранична частота визначається співвідношенням $f_0=1/2\pi RC$. Коефіцієнт підсилення в смузі пропускання розглянутих фільтрів дорівнює одиниці (ОП використовується як повторювач напруги). Крутизна логарифмічної амплітудно-частотної характеристики представлених фільтрів другого порядку за границею пропускання - 40 дБ / дек. Смуговий фільтр будується шляхом послідовного з'єднання ФНЧ і ФВЧ, налаштованих на граничні частоти смуги пропускання.

1.3 Внутрішня схемотехніка операційних підсилювачів.

Як було зазначено в розділі 1.1 кожен ОП складається з 3 основних каскадів. Для побудови заданого ОП необхідно розглянути ці каскади. При побудові ОП неможливо використання розділових конденсаторів і трансформаторів у колі зв'язку між каскадами, тому застосовується безпосередній (гальванічний) зв'язок каскадів.

1.3.1 Вхідний каскад

Перший каскад визначає найважливіші параметри ОП, такі, як напруга зсуву нуля, коефіцієнт послаблення синфазної складової вхідної напруги, вхідні струми і вхідний опір, тому він виконується за схемою диференціального підсилювача. Операційні підсилювачі, побудовані за диференціальною схемою, мають значну

перешкодозахищеність і можливістю масового виробництва за інтегральною технологією[11].

На рис. 1.19 зображена проста схема диференціального підсилювача на біполярних транзисторах (БТ).

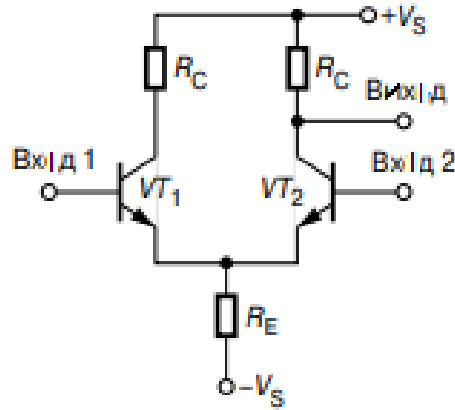


Рисунок 1.19 – Диференціальний підсилювач

Коефіцієнт підсилення диференціальних вхідних напруг каскаду приблизно визначається виразом

$$K_{\text{диф}} = \frac{\beta R_C \parallel r_C}{2[r_B + (1 + \beta)r_E]} \approx \frac{R_C}{2r_E}, \quad (1.16)$$

де r_E, r_C, r_B – динамічний опір відповідно емітера, колектора, бази;

β – коефіцієнт підсилення струму транзисторів в схемі з спільним емітером.

Диференціальна напруга зазвичай підсилюється в 10^3 разів у такому каскаді [11].

Для того щоб визначити коефіцієнт підсилення синфазного сигналу, на обидва входи диференціального підсилювача потрібно подати однакову напругу V_{IN} . В цьому випадку обидва транзистора зі своїми колекторними навантаженнями включені паралельно. Через резистор R_E протікають обидва емітерні струми. Тому:

$$K_{\text{синф}} \approx -\frac{R_C}{2R_E + r_E}. \quad (1.17)$$

Опір r_E зазвичай багато менше R_E і їм нехтують. Коефіцієнт ослаблення синфазного сигналу визначається як відношення:

$$K_{\text{оос}} = \frac{K_{\text{диф}}}{K_{\text{синф}}} \approx \frac{R_E}{r_E}.$$

Поліпшити параметри диференціального підсилювача можна простим збільшенням опорів резисторів R_C і R_E , але при цьому зменшиться струм спокою транзисторів і як наслідок, погіршиться температурна і часова стабільність підсилювача. Більш ефективний шлях поліпшення характеристик підсилювача полягає в заміні резисторів джерелами струму, що володіють високим динамічним опором при досить великих струмах. Зокрема, в якості динамічного навантаження уколi колекторів транзисторів диференціального підсилювача широко використовується так зване струмове дзеркало (рис. 1.20).

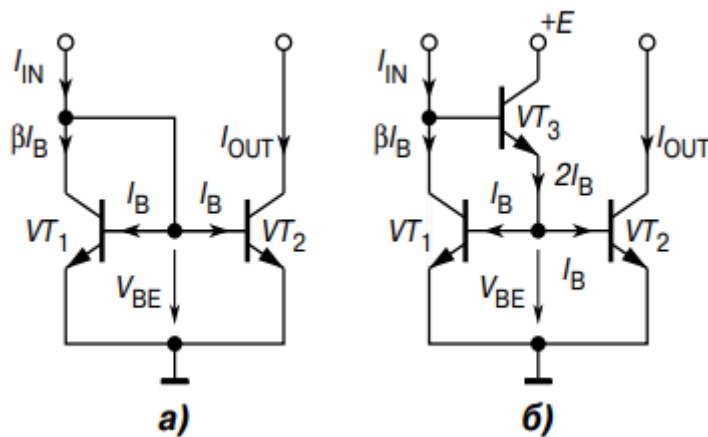


Рисунок 1.20 – Схеми струмових дзеркал

При першому варіанті включення (Рис. 1.20,а) $V_{CE1} = V_{BE1} > V_{CE_SAT}$, де V_{CE_SAT} напруга колектор емітер в режимі насичення. Отже, транзистор VT_1 ненасичений. Оскільки $V_{BE1} = V_{BE2}$, то при добре узгоджених за параметрами транзисторах $I_{B1} = I_{B2} = I_B$ і $I_{C1} = I_{C2} = \beta I_B$, де β - статичний коефіцієнт передачі струму. При цьому $I_{IN} = \beta I_B + 2I_B$, $I_{OUT} = \beta I_B$. Звідки, $I_{IN}/I_{OUT} = 1 + (2/\beta)$. Таким чином, оскільки $\beta \gg 1$, вихідний струм схеми майже повторює вхідний, тому ця схема і називається струмовим дзеркалом.

Кращі характеристики має струмове дзеркало (рис. 1.20,б). Різниця вхідного і вихідного струмів схеми при ідеальному узгодженні транзисторів VT_1 і VT_2 дорівнює току бази транзистора VT_3 . Тоді, $I_{IN}/I_{OUT} = 1 + (2/\beta\beta_3)$, де β_3 - коефіцієнт посилення струму бази транзистора VT_3 . Таким чином, похибка рівності вхідного і вихідного струмів в 3 раз менше, ніж в схемі на рис. 1.20, а.

Використання струмових дзеркал в якості динамічного навантаження диференціального каскаду і як джерело струму у колі емітерів дозволяє отримати коефіцієнт підсилення вхідної диференціальної напруги на одному каскаді понад 5000 (за умови, що навантаження на виході підсилювача відсутнє) і КПСС понад 100 дБ. Випускаються підсилювачі, наприклад $\mu A776$, у яких в схемі майже немає резисторів, а динамічні навантаження і джерела стабільного струму представляють собою систему струмових дзеркал, струм яких встановлюється одним зовнішнім резистором[3].

Великий динамічний опір струмового дзеркала R_D як колекторного навантаження, збільшуючи посилення, помітно погіршує частотні властивості диференціального каскаду, так як постійна часу паразитного негативного зворотного зв'язку, обумовленого ємністю колекторного переходу C_{CB} , пропорційна цьому опору $\tau = (1 + K_{\text{диф}}) C_{CB} R_D$.

Ефект Міллера полягає в тому, що в інвертую чому підсилювальному каскаді мала ємність між входом і виходом (між базою і колектором каскаду з загальним емітером) динамічно збільшується за рахунок посилення схеми з напруги, що еквівалентно включенню між входом каскаду і загальною точкою конденсатора з ємністю.

Для поліпшення частотних властивостей диференціальних підсилювачів необхідно усунути вплив ефекту Міллера. Це завдання вирішується шляхом стабілізації або потенціалу колектора транзистора, на базу якого надходить вхідний сигнал, або потенціалу бази транзистора, до кола колектора якого включене навантаження. На рис. 1.21 зображено схему стабілізації потенціалу колектора транзистора, цю схему називають каскодною.

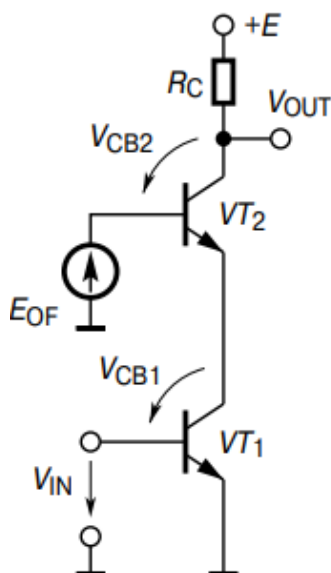


Рисунок 1.21 – Схема стабілізації потенціалу колектора транзистора.

Тут каскад із загальним емітером на транзисторі VT_1 управляє каскадом із загальною базою на транзисторі VT_2 . Потенціал колектора транзистора VT_1 фіксується практично на рівні E_{OF} . Тому зворотного зв'язку з напруги колектора немає. Струм колектора транзистора VT_2 практично дорівнює струму колектора транзистора VT_1 , тому посилення з напруги каскодної схеми таке ж, що і в схемі з загальним емітером. Оскільки потенціал бази транзистора VT_2 фіксований, ефект Міллера не проявляється.

Для забезпечення більшого вхідного опору використовують вхідний диференціальний каскад на польових транзисторах. Порівняння диференціальних підсилювачів на БТ і на n -канальних МОН транзисторах показує, що підсилення на польових транзисторах приблизно в 10 разів менше підсилення каскаду, реалізованого на БТ. Причиною цього є більш низьке максимальне підсилення МОН транзисторів. У каскодних підсилювачах цей недолік компенсується завдяки тому, що вихідний опір необмежено зростає зі збільшенням глибини НЗЗ. Щоб зберегти високим коефіцієнт підсилення необхідно до виходу диференціального каскаду підключати високоомні навантаження, що автоматично забезпечується в схемах на КМОН структурах.

На рис. 1.22, а зображений диференціальний каскад на польових транзисторах, з використанням струмового дзеркала у якості опорів стоку. В якості джерела струму використовується польовий транзистор M_5 в режимі насичення. Рис.2.4,б відображає Передавальну функцію в режимі великого сигналу.

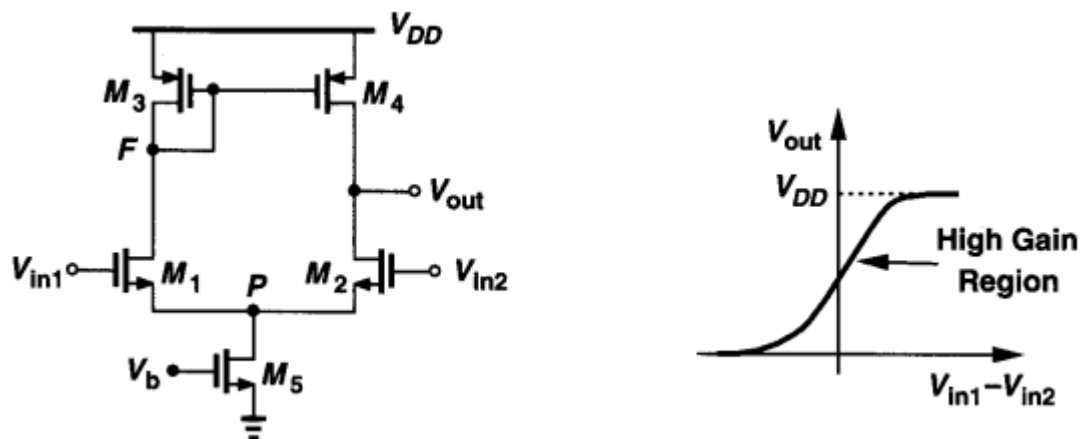


Рисунок 1.22 – Диференціальна пара на польових транзисторах

Коефіцієнт підсилення такої схеми для малого сигналу:

$$A_v = -g_{mN} (g_{mP}^{-1} \parallel r_{ON} \parallel r_{OP}) \approx -\frac{g_{mN}}{g_{mP}}, \quad (1.18)$$

де $g_{mN,mP}$ – крутизна передавальної характеристики n -канального та p -канального КМОН –транзисторів, визначається співвідношенням ширини каналу/ довжини каналу.

r_{ON}, r_{OP} – динамічний опір транзисторів.

Як було зазначено для біполярних транзисторів, для покращення параметрів схеми, зокрема підвищення коефіцієнта підсилення, використовують каскодні схеми. Схема с каскодними струмовими дзеркалами зображена на рис. 1.23[12].

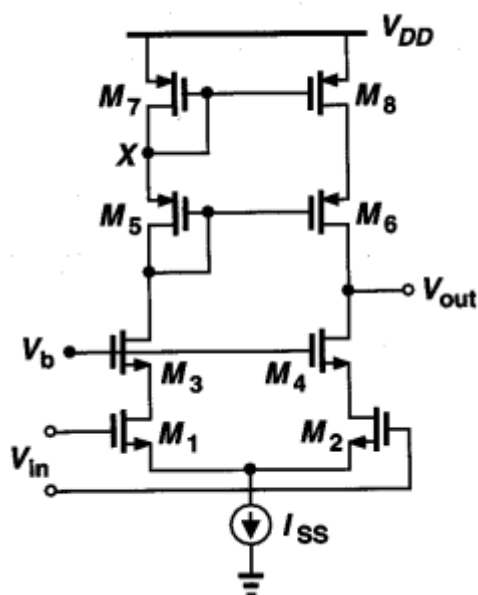


Рисунок 1.23 – Каскодний диференціальний каскад

Для цього використовують послідовне з'єднання двох струмових дзеркал, причому транзистори M_3 – M_4 працюють у режимі насичення.

1.3.2 Підсилювальні каскади

У якості підсилювальних каскадів найбільш широке застосування знаходять каскади на біполярному транзисторі з загальним емітером (ЗЕ) та каскади на КМОН транзисторах з загальним витоком (ЗВ).

На рис. 1.24 зображений каскад з ЗЕ.

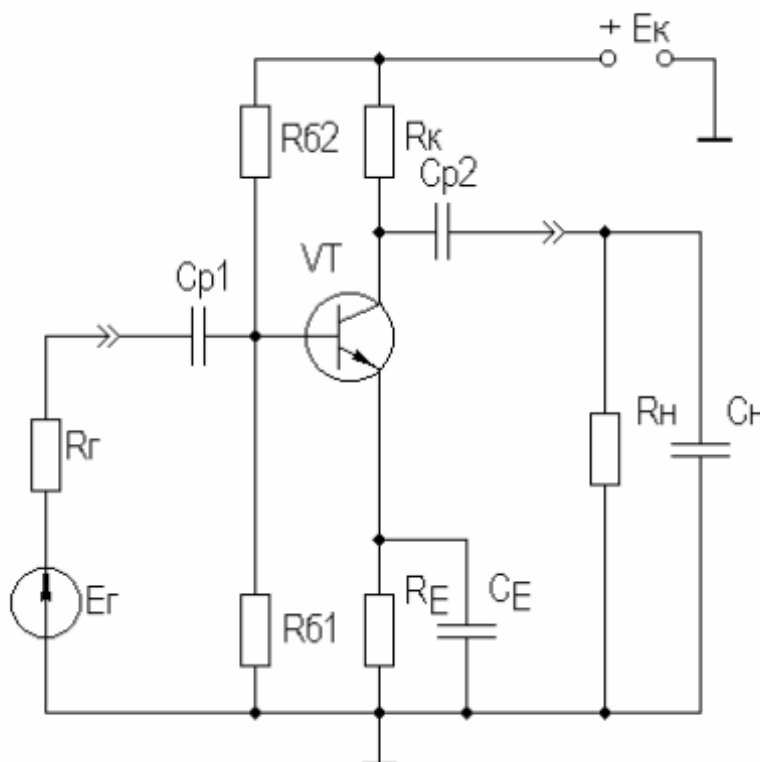


Рисунок 1.24 – Каскад з загальним емітером

Якщо вхідного сигналу немає, то каскад працює в режимі спокою. За допомогою резистора R_6 задається струм спокою бази $I_{60} = (E_k - U_{6e}) / R_6$. Струм спокою колектора $I_{k0} = H_{21e} I_{60}$. Напруга колектор-емітер спокою $U_{k0} = E_k - I_{k0} R_k$. В режимі спокою напруга U_{6e0} становить десятки і сотні мВ (зазвичай 0,5 ... 0,8 В). При подачі на вхід позитивної напівхвилі синусоїдального сигналу буде зростати струм бази, а, отже, і струм колектора. В результаті напруга на R_k зросте, а напруга на колекторі зменшиться, тобто

відбудеться формування негативної напівхвилі вихідної напруги. Таким чином, каскад з 3Е здійснює інверсію фази вхідного сигналу на 180° [8].

Коефіцієнт підсилення з напруги для такого каскаду $K_u = \frac{\beta R_H}{R_T + r_6}$, де β – коефіцієнт підсилення струму транзистора в схемі з 3Е, $\beta \gg 1$.

В даній схемі використана емітерна схема термостабілізації (резистори $R_{\text{бел}}$, $R_{\text{бел2}}$, R_e) та шунтуючого конденсатора C_e для уникнення ЗЗ на частотах сигналу.

На рис. 1.25 зображений підсилювальний каскад з 3В для а) транзистора в діодному включенні в якості резистора навантаження, б) джерелом струму в якості навантаження.

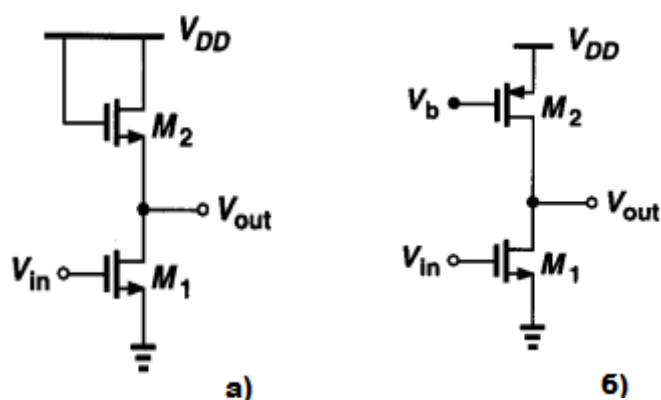


Рисунок 1.25 – Каскад з загальним витоком

Каскад аналогічно 3Е інвертує сигнал. Для схеми 1.25,а коефіцієнт підсилення:

$$A_v = -\sqrt{\frac{\mu_n(W/L)_1}{\mu_p(W/L)_2}}, \quad (1.19)$$

де $\mu_{n,p}$ – рухливість електронів, дірок відповідно;

$W/L_{1,2}$ – відношення ширини каналу до його довжини для $M1$, $M2$.

Тобто, коефіцієнт підсилення є доволі слабо залежною функцією від розмірів транзисторів, для отримання більших значень підсилення необхідна велика диспропорція між розмірами транзисторів.

Для схеми 1.25,б коефіцієнт підсилення:

$$A_v = -g_{m1}(r_{O1} \parallel r_{O2}). \quad (1.20)$$

1.3.3 Вихідні каскади

Вихідні каскади будуються на основі повторювачів напруги, необхідних для узгодження малоімпедансних навантажень з каскадами підсилення.

На рис. 1.26,а зображений каскад емітерного повторювача.

При $U_{\text{вх}} = 0$ обидва транзистори закриті і струм через навантаження не протікає. В позитивний напівперіод, коли $U_{\text{вх}}$ перевищує напругу відмикання транзистора VT_1 , він переходить в лінійний режим і $U_{\text{вх}}$ повторюється на опорі навантаження $R_{\text{н}}$. Аналогічним чином в негативний напівперіод $U_{\text{вх}}$ повторюється на навантаженні $R_{\text{н}}$ після відмикання транзистора VT_2 .

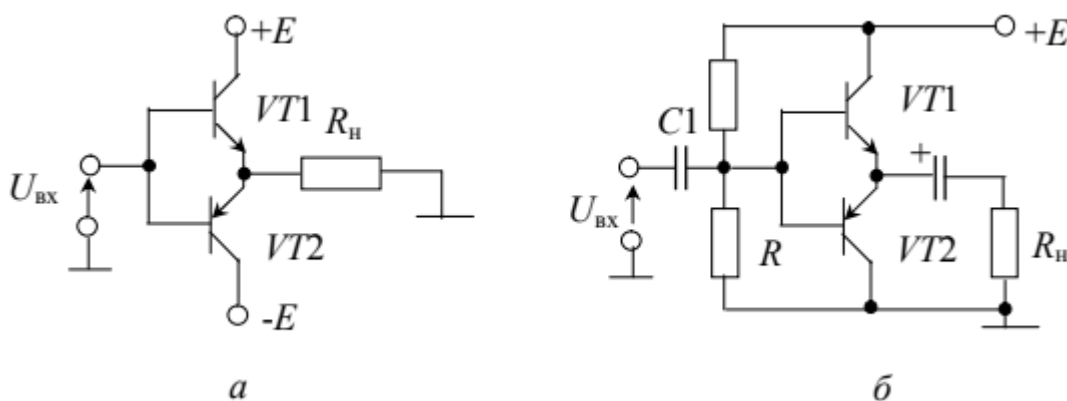


Рисунок 1.26 – Схеми каскадів емітерного повторювача

Каскад при однополярному джерелі живлення показаний на рис. 1.26, б. Дільник напруги задає потенціал баз транзисторів VT_1 , VT_2 на рівні $E / 2$.

Схеми на рис. 1.26 забезпечують лише посилення із струму. Амплітуда вхідної напруги повинна бути трохи більше необхідної амплітуди $U_{\text{вих}}$, тому що коефіцієнт підсилення з напруги емітерного повторювача менше одиниці. Для зменшення нелінійних спотворень транзистори вихідного каскаду переводять в режим AB і зазвичай живляться від каскаду попереднього посилення, виконаного на транзисторі VT_1 по схемі з 3Е (рис. 1.26). Необхідний для режиму AB початковий зсув вихідних транзисторів VT_2 і VT_3 створюється за рахунок падіння напруги на діодах VD_1 і VD_2 . Каскад на VT_1 забезпечує підсилення з напруги, а вихідний каскад на транзисторах VT_2, VT_3 - підсилення зі струму.

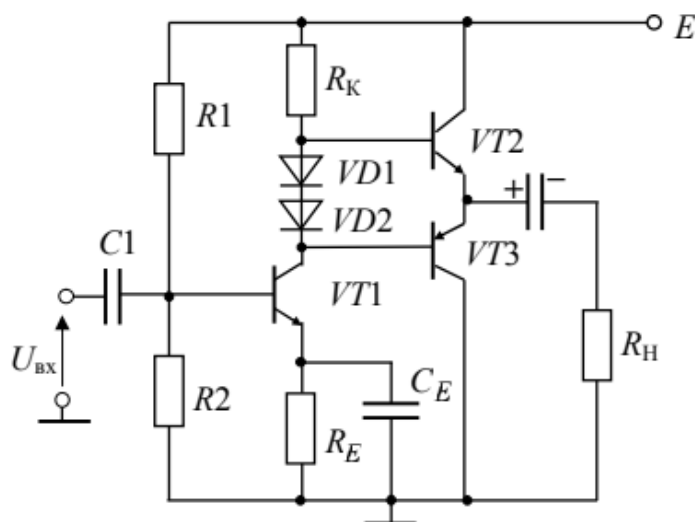


Рисунок 1.27 – Вихідний каскад по схемі емітерного повторювача

Для КМОН – технології вихідний каскад будується на витоковому повторювачі (загальний стік). Схему витокового повторювача показана на рис.1.28 аналогічна до схеми емітерного повторювача.

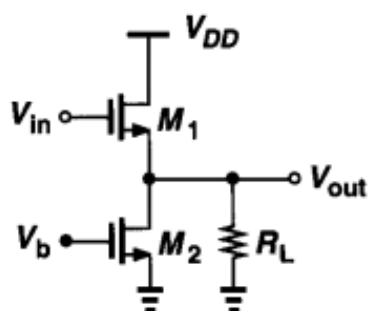


Рисунок 1.28 – Вихідний каскад по схемі витокового повторювача

Ця схема має коефіцієнт підсилення менше 1, високий вхідний та низький вихідний опори, вихідний сигнал співпадає по фазі з вхідним. Коефіцієнт підсилення розраховується як [11]:

$$A_v = \frac{\frac{1}{g_{mb}} \parallel r_{o1} \parallel r_{o2} \parallel R_L}{\frac{1}{g_{mb}} \parallel r_{o1} \parallel r_{o2} \parallel R_L + \frac{1}{g_m}}. \quad (1.21)$$

де R_L – опір навантаження;

g_{mb} – крутизна передавальної характеристики джерела струму (M_2) враховуючи ефект зміщення підкладки (подачі потенціалу витік - підкладка).

Другу сходинку підсилення утворює каскад із загальним емітером на транзисторі VT_6 . Він має в якості навантаження джерело струму на транзисторі VT_{10} . Для підвищення вхідного опору цього каскаду на його вході включений емітерний повторювач на транзисторі VT_5 . Конденсатор C_k виконує роль схеми частотної корекції.

Вихідний каскад являє собою двотактний емітерний повторювач на комплементарних транзисторах VT_7, VT_8 . Напруга на ділянці кола з двох послідовних діодів, включених в пряму напрямку, забезпечує невеликий початковий струм спокою цих транзисторів (режим класу AB), що дозволяє усунути перехідні спотворення сигналу. Така схема забезпечує симетрію вихідного опору ОП за різної полярності вихідної напруги.

На рис.1.30 зображений двокаскадний ОП на КМОН транзисторах. В якості вхідного каскаду використаний каскодний диференціальний каскад на M_1, M_2 з навантаженням M_3-M_8 , джерело струму, що зображено на схемі як ідеальне джерело виконується на транзисторі в режимі насичення. Вихідний каскад виконаний по схемі витокового повторювача.

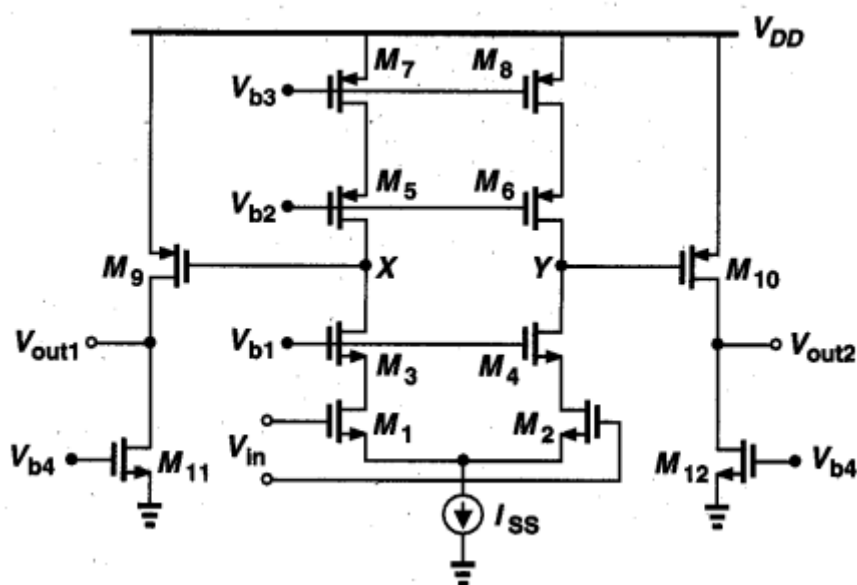


Рисунок 1.30 – Операційний підсилювач на КМОН транзисторах

Використання каскодної структури в першому каскаді дозволяє отримати більший коефіцієнт підсилення.

1.5 Висновки

1. У даному розділі розглянуті основні характеристики операційних підсилювачів, які, як було зазначено, найбільш залежні від вхідного каскаду. Залежності цих характеристик від параметрів компонентів схеми будуть враховані на етапі розроблення диференціального каскаду.
2. Розглянуто типові схеми включення операційних підсилювачів. Більш детальний аналіз схем здійснено для ОП з негативним зворотнім зв'язком, тобто таким, де ОП працює в якості підсилювача. В результаті обрано неінвертуючу схему підсилювача для проектування на основі реальних ОП та відповідно моделювання та аналізу їх у середовищі Cadence.
3. Досліджено внутрішню структуру операційних підсилювачів на біполярних та КМОН транзисторах. Показано переваги і недоліки схем двокаскадних підсилювачів. Для наскрізного проектування обрано диференціальний каскад на КМОН транзисторах.

2 МОДЕЛЮВАННЯ СХЕМ НА ОПЕРАЦІЙНИХ ПІДСИЛЮВАЧАХ

2.1 Моделювання схеми операційного підсилювача

Для моделювання операційного підсилювача за основу була взята схема, зображена на рис.2.1, яку представив В.М. Колешко у своїй дослідницькій роботі з побудови сенсорних інтерфейсів[13]:

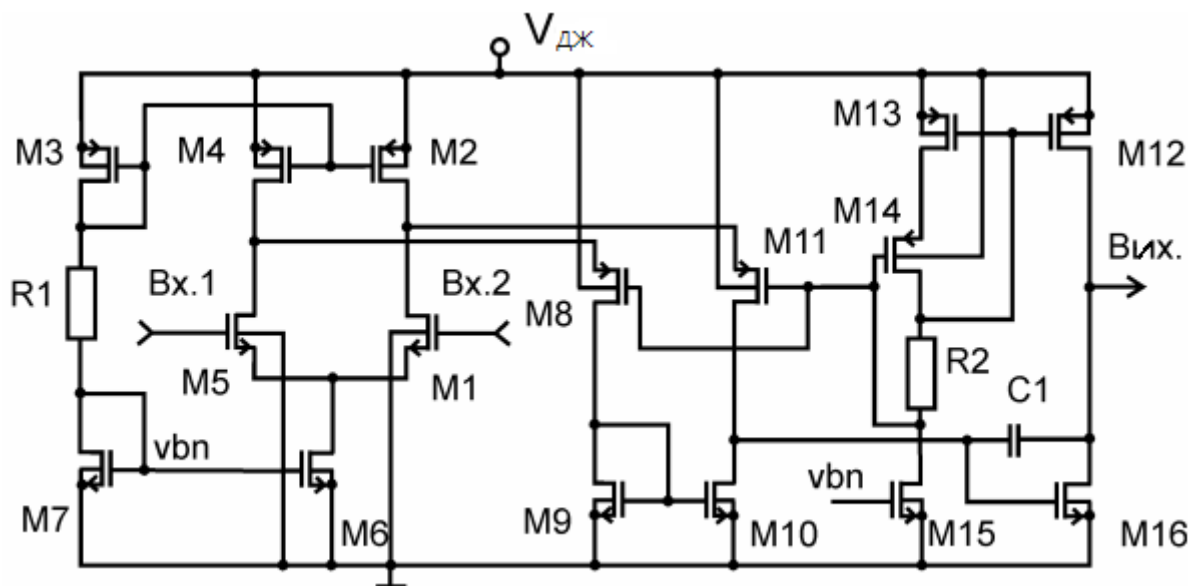


Рисунок 2.1 – Схема операційного підсилювача

Вхідний каскад виконаний на основі схеми рис.1.22. Референсне джерело струму задається за допомогою кола M_3 , M_7 , R_1 . Номінал резистора R_1 визначає зміщення транзисторів M_6, M_{15} , що працюють як джерело струму та відповідно визначають струми, що протікають в відповідних каскадах. Диференціальні виходи вхідного каскаду підключені до підсилювального каскаду, виконаного на схемі з спільним затвором. Використання останнього обумовлюється низьким вхідним опором схеми. Вихідний каскад виконаний по схемі витокового повторювача. В якості резисторів навантаження в схемі використовуються струмові дзеркала. Конденсатор C_1 необхідний для частотної корекції схеми.

Можна показати на прикладі вхідного каскаду повний цикл розробки інтегрального операційного підсилювача. Для цього використаємо існуючий технологічний 90nm процес виготовлення напівпровідникових приладів та відповідні йому моделі в середовищі Cadence.

Для розрахунку параметрів схеми необхідно знати параметри транзистора, для цього знайдемо його SPICE– модель і відповідні параметри. На рис. 2.3, рис.2.4 зображені параметри SPICE– моделей n – канального та p – канального транзисторів BSIM3v3. BSIM3v3 - це нова стандартна модель MOSFET для субмікронних цифрових та аналогових схем від BSIMGroup, Каліфорнійський університет в Берклі. Розробка BSIM3v3 базується на рівнянні Пуассона з використанням поступового наближення каналу та когерентного квазідвовимірного аналізу з урахуванням ефектів геометрії пристрою та параметрів процесу. BSIM3v3 розглядає такі фізичні явища, що спостерігаються в пристроях МОН [15]:

- Вплив короткого і вузького каналу на порогову напругу.
- Нерівномірний допінг-ефект (як у бічному, так і у вертикальному напрямку).
- Зниження рухливості носіїв заряду внаслідок впливу вертикальної складової електричного поля.
- Ефект впливу заряду підкладки.
- Ефект насичення дрейфової швидкості.
- Індуковане стоком бар'єрне зниження (DIBL).
- Модуляція довжини каналу (CLM).
- Ефект шунтування струму через підкладку (SCBE).
- Підпорогова провідність.
- Паразитні опори витоку / стоку.

```

model gpd090_nmos2v bsim3v3 type = n
lmin = 0.0          lmax = 1.0          wmin = 0.0
wmax = 1.0          tncom = 25.0         version = 3.2
tox = hv_tox_ne     toxm = hv_tox_ne     xj = hv_xj_ne
nch = hv_nch_ne     llm = 1.0000000    lwn = 1.0000000
wln = 1.0000000     wvn = -1.0000000    lint = hv_lint_ne
ll = 0.00           lw = 0.00           lw1 = 0.00
wint = hv_wint_ne   w1 = 0.00           ww = 0.00
ww1 = 0.00          mobmod = 1          binunit = 2
xl = 0              xw = 0              dwg = 0.00
dwb = 0.00          acm = 12            ldif = hv_ldif_ne
hdif = hv_hdif_ne  rsh = hv_rsh_ne     rd = hv_rd_ne
rs = hv_rs_ne      rsc = hv_rsc_ne     rdc = hv_rdc_ne
vth0 = hv_vth0_ne  k1 = hv_k1_ne      k2 = hv_k2_ne
k3 = -2.3000000     dvt0 = 3.86366        dvt1 = 1.2
dvt2 = 5.0299990E-02 dvt0w = 0.00          dvt1w = 0.00
dvt2w = 0.00        nlx = 1.2517999E-07 w0 = -7.1353000E-09
k3b = 0.5576769     ngate = 4.0E20        vsat = hv_vsat_ne
ua = -6.1879500E-10 ub = 1.8806652E-18 uc = 1.3823546E-10
rds = hv_rds_ne     prwb = 0.00          prwg = 0.00
wr = 1.0000000      u0 = hv_u0_ne        a0 = 2.3750000
keta = -3.1429991E-02 a1 = 0.00          a2 = 0.9900000
ags = 0.8900000     b0 = 0.00          b1 = 0.00
voff = -9.6776000E-02 nfactor = 1.0200000 cit = -8.6656060E-04
cdsc = 4.4460000E-02 cdscb = 1.0565110E-02 cdsd = 0.00
eta0 = 7.6580000E-02 stab = -3.4998000E-02 dsub = 0.2200000
pclm = 1.5488822    pdiblc1 = 0.00        pdiblc2 = 2.4648249E-02
pdiblc = 0.00       drout = 0.00          psb = 9.2648200E-08
pscbe2 = 1.0000000E-20 pvag = 0.00        delta = 7.5000000E-03
alpha0 = 0.00        alpha1 = 0.0177       beta0 = 6.3203
kt1 = -0.13          kt2 = -0.042         at = 9.0000000E-04
ute = -1.7303560     ual = 1.8035814E-09 ub1 = -2.1874742E-18
ucl = hv_ucl_ne     ktll = 0.00          prt = hv_prt_ne
cj = hv_cj_ne        mj = 0.222         pb = hv_pb_ne
cjs = hv_cjs_ne      mjs = 0.01           pbs = 0.1
cjsw = hv_cjsw_ne    mjsw = 0.5028         pbsw = 0.6859
cjswg = hv_cjswg_ne  tpbs = 0.0000         tpbsw = 2.81E-03
tpb = 1.30E-03        tcjs = 1.04E-03       tcjsw = 1.63E-03
tcj = 7.61E-04        js = hv_js_ne        n = 1
xti = hv_js_3         cgdo = hv_cgdo_ne    cgso = hv_cgdo_ne
cgbo = hv_cgbo_ne    capmod = 2           nqsmod = 0
elm = 5              xpart = 1            cgsl = hv_cgsl_ne
cgdl = hv_cgsl_ne    ckappa = hv_ckappa_ne cf = hv_cf_ne
clc = 1.0000000E-07 cle = 0.6000000 dlc = 1.89E-08
dwc = 1.62E-08       llc = 1.53E-16        lwc = -9.0E-16
wlc = 0              wwc = -0.0989        lwlc = 0
wwlc = 0             acde = 0.5          moin = 10.5
noff = 1.85          voffcv = -0.048       lvoffcv = 2.0E-09
calcacm = 1          sfvtflag = 0         tlev = 1
tlevc = 1            ijth = 0.01

```

Рисунок 2.3 – Параметры n -канального транзистора

```

model gpd090_pmos2v bsim3v3 type = p
lmin = 0.0          lmax = 1.0          wmin = 0.0
wmax = 1.0          tncom = 25.0         version = 3.2
tox = hv_tox_pe     toxm = hv_tox_pe     xj = hv_xj_pe
nch = 1.7200001E17 llm = 1.0000000    lwn = 1.0000000
wln = 1.0000000     wvn = -1.0000000    lint = hv_lint_pe
ll = 0.00           lw = 0.00           lw1 = 0.00
wint = hv_wint_pe   w1 = 0.00           ww = 0.00
ww1 = 0.00          mobmod = 1          binunit = 2
xl = 0              xw = 0              dwg = 0.00
dwb = 0.00          acm = 12            ldif = hv_ldif_pe
hdif = hv_hdif_pe  rsh = hv_rsh_pe     rd = hv_rd_pe
rs = hv_rs_pe      rsc = hv_rsc_pe     rdc = hv_rdc_pe
vth0 = hv_vth0_pe  k1 = hv_k1_pe      k2 = hv_k2_pe
k3 = -0.5000000     dvt0 = 8.0           dvt1 = 0.00
dvt2 = 2.07         dvt0w = 0.00          dvt1w = 0.00
dvt2w = 0.00        nlx = 2.2400000E-07 w0 = 9.3200000E-09
vsat = hv_vsat_pe   ngate = 9.3200000E-07 vsat = hv_vsat_pe
uc = 1.6265005E-10 ub = 2.2546092E-18 uc = 1.6265005E-10
prwg = 0.00          rds = hv_rds_pe     prwb = 0.00
wr = 1.0000000      u0 = hv_u0_pe        a0 = 0.00
a0 = 2.9669099      a1 = -8.2015020E-02 a1 = 0.00
a2 = 1.0000000      b0 = 0.00          b1 = 0.00
b1 = 0.00           voff = -0.1170768    nfactor = 1.0000000
cit = -2.5695576E-03 cdsc = 0.00          cdsb = 0.00
cdscd = 0.00        eta0 = 5.0000000E-02 leta0 = 0
etab = 0            dsub = 0.3000000    pclm = 1.0000000
pdiblc1 = 6.0000000E-03 pdiblc2 = 5.0000000E-03 pdiblc = -0.5267781
drout = 0.00        pscbe1 = 5.1300000E-08 pscbe2 = 4.8900000E-07
pvag = 0.00         delta = 9.9999990E-03 alpha0 = 0.00
alpha1 = 0.001       beta0 = 7.6          at = 1.0000000E-04
kt2 = 4.4329650E-02 ut = -1.4468272     ucl = -5.6549980E-10
ual = 1.2158887E-09 ub1 = -4.0489830E-18 uc1 = hv_cj_pe
ktll = 0.00         prt = 0              cj = hv_cj_pe
mj = 0.331          pb = hv_pb_pe        cjs = hv_cjsw_pe
mjs = 0.01          pbs = 0.10           cjsw = hv_cjsw_pe
mjsw = 0.7833       pbsw = 0.8137         tpbs = 0.00173
tpbs = 0.0           tpbsw = 0.0044        tcj = 0.000949
tcjs = 0.0000758    tcjsw = 0.00388       js = hv_js_pe
js = hv_js_pe        n = 1            xti = 3
cgdo = hv_cgdo_pe   cgso = hv_cgdo_pe    cgbo = hv_cgbo_pe
capmod = 2          nqsmod = 0           elm = 5
xpart = 1           cgsl = hv_cgsl_pe    cgdl = hv_cgsl_pe
ckappa = hv_ckappa_pe cf = hv_cf_pe        clc = 1.0000000E-07
cle = 0.6000000     dlc = 2.252E-08        dwc = 1.2404E-08
llc = -1.2E-16       lwc = -6.2E-16        wlc = 0
wwc = -0.15          lwlc = 0             wwlc = 0
acde = 0.5           moin = 15.6          noff = 2.16
voffcv = -0.0385     lvoffcv = -3.80E-09 lnoff = 7.50E-08
calcacm = 1          sfvtflag = 0         tlev = 1
tlevc = 1            ijth = 0.01

```

Рисунок 2.4 – Параметры p -канального транзистора

У виробництві напівпровідників «корнер процесу» є прикладом техніки проектування експериментів, яка відноситься до варіації параметрів виготовлення, що використовуються при виготовленні конструкції інтегральної схеми в напівпровідниковій пластині. Корнери процесу представляють аналіз граничних варіацій параметрів, в межах яких схема, що була зафіксована на пластині, повинна функціонувати правильно. Схема, яка працює на пристроях, виготовлених у цих корнерах процесу, може працювати повільніше або швидше, ніж зазначено, і при менших або вищих температурах і напругах, але якщо схема взагалі не функціонує в будь-якому з цих крайніх процесів, конструкція вважається дефектною [12].

Щоб перевірити надійність конструкції інтегральної мікросхеми, виробники напівпровідників виготовляють корнер партії, які є групами пластин, у яких були відрегульовані параметри процесу відповідно до цих крайніх значень, а потім тестують пристрої, виготовлені з цих спеціальних пластин, з різними значеннями зовнішніх параметрів, таких як напруга, частота та температура, що застосовуються у комбінації (дві, а іноді і всі три разом) у процесі, який називається характеристизацією.

Отже, існує п'ять можливих корнерів: типово-типовий (TT), швидкий-швидкий (FF), повільний-повільний (SS), швидкий -повільний (FS) та повільно-швидкий(SF). Перші три корнери (TT, FF, SS) називаються парними корнерами, оскільки на обидва типи пристроїв впливають рівномірно.

Тому деякі параметри, які залежать від якості виготовлення схеми на рис.2.3 та рис.2.4 є параметричними. З метою дослідження процесу розробки ІМС достатньо обрати типово-типовий (TT) корнер з номінальними значеннями. На рис. 2.5 зображені ці параметри. Надалі будемо використовувати саме ці значення. Відповідність позначень реальним характеристикам транзистора було виконано за допомогою [16].

parameters						
+	hv_rs_ne =	0.000000e+000	hv_vsaf_ne =	1.120000e+005	hv_pldd_surf =	6.000000e+019
* +	hv_ucl_ne =	-6.420000e-011	hv_u0_ne =	2.000000e-002	hv_nch_ne =	4.000000e+017
+	hv_uci_ne =	-6.420000e-011	hv_u0_ne =	3.300000e-002	hv_nch_ne =	4.000000e+017
+	hv_rsc_ne =	4.082483e-014	hv_cgbo_ne =	6.166179e-012	hv_prt_ne =	0.000000e+000
+	hv_rdc_ne =	4.082483e-014	hv_vth0_ne =	4.485433e-001	hv_k2_ne =	0.000000e+000
+	hv_cgdo_ne =	1.109912e-010	hv_ckappa_ne =	2.660269e+001	hv_wint_ne =	6.000000e-009
+	hv_kl_ne =	5.955691e-001	hv_cgsl_ne =	4.624634e-011	hv_nlidd_surf =	3.000000e+019
+	hv_js_ne =	3.366667e-006	hv_hdif_ne =	1.400000e-007	hv_rdsd_ne =	3.900000e-006
+	hv_jsw_ne =	3.366667e-010	hv_tox_ne =	5.600000e-009	hv_cj_ne =	7.983537e-004
+	hv_cjsw_ne =	4.790122e-011	hv_ldif_ne =	1.000000e-008	hv_xj_ne =	2.500000e-008
+	hv_rd_ne =	0.000000e+000	hv_pb_ne =	9.918524e-001	hv_cf_ne =	3.654122e-011
+	hv_lint_ne =	1.500000e-008	hv_cjswg_ne =	1.995884e-011	hv_rsh_ne =	1.000000e+001
* +	hv_u0_pe =	1.200000e-002	hv_nch_pe =	3.300000e+017	hv_rsc_pe =	2.886751e-014
+	hv_u0_pe =	2.200000e-002	hv_nch_pe =	3.300000e+017	hv_rsc_pe =	2.886751e-014
+	hv_cgbo_pe =	5.953552e-012	hv_rdc_pe =	2.886751e-014	hv_vth0_pe =	-4.023550e-001
+	hv_k2_pe =	0.000000e+000	hv_cgdo_pe =	1.071639e-010	hv_ckappa_pe =	5.707362e+001
+	hv_wint_pe =	5.000000e-009	hv_kl_pe =	5.602722e-001	hv_cgsl_pe =	4.465164e-011
+	hv_js_pe =	3.350000e-006	hv_hdif_pe =	1.400000e-007	hv_rdsd_pe =	7.800000e-006
+	hv_jsw_pe =	3.350000e-010	hv_tox_pe =	5.800000e-009	hv_cj_pe =	7.912252e-004
+	hv_cjsw_pe =	4.747351e-011	hv_ldif_pe =	1.000000e-008	hv_xj_pe =	2.500000e-008
+	hv_rd_pe =	0.000000e+000	hv_pb_pe =	1.009805e+000	hv_cf_pe =	3.616963e-011
+	hv_lint_pe =	1.500000e-008	hv_cjswg_pe =	1.978063e-011	hv_rsh_pe =	2.000000e+001
+	hv_rs_pe =	0.000000e+000	hv_vsaf_pe =	1.000000e+005		

Рисунок 2.4 – Параметри корнера ТТ

Для розрахунку схеми диференціального підсилювача (рис.1.22) отримаємо ВАХ для транзистора з $W/L \gg 1$ (рис.2.5), враховуємо значення струму витoku транзистора для випадку $V_{GS} - V_{TH} < 0$ за формулою [12]:

$$I_D = \mu_n C_{ox} \frac{W}{L} \left[(V_{GS} - V_{TH}) V_{DS} - \frac{1}{2} V_{DS}^2 \right], \quad (2.1)$$

де μ_n – рухливість електронів;

C_{ox} – ємність підзатворного діелектрика;

W/L – відношення довжини до ширини каналу;

V_{th} – напруга відпирання транзистора.

Для режиму насичення, коли $0 < V_{GS} - V_T < V_{DS}$:

$$I_D = \frac{1}{2} \mu_n C_{ox} \frac{W}{L'} (V_{GS} - V_{TH})^2, \quad (2.2)$$

де L' – ефективна довжина каналу.

Аналогічні формули з протилежним знаком для p -канальних транзисторів.

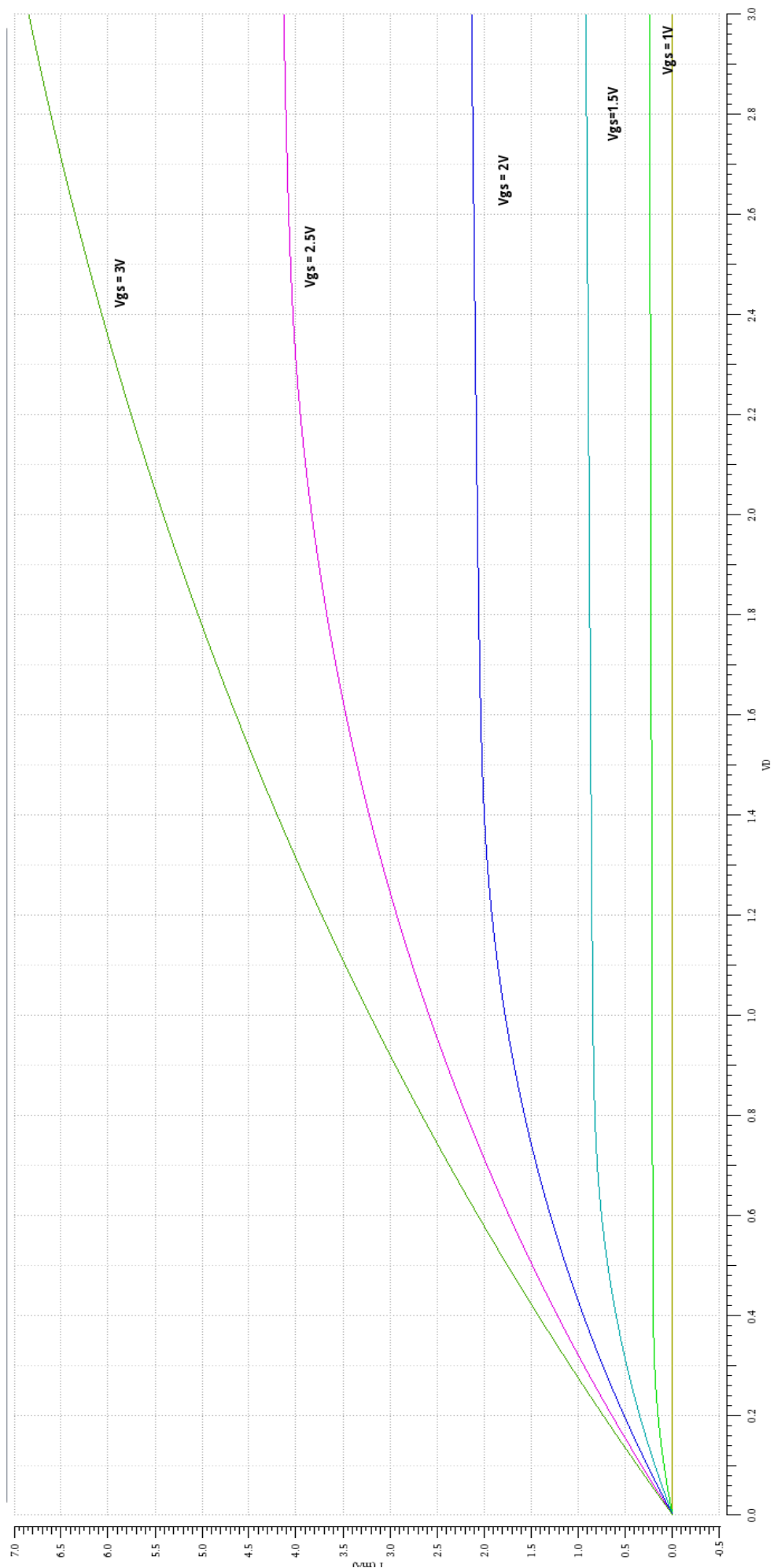


Рисунок 3.5 – ВАХ транзистора

Для отримання стабільної структури необхідно забезпечити симетричну структуру, також для зменшення ефекту модуляції довжини каналу потрібно щоб виконувалась умова $W/L \gg 1$. Схема з відповідними розмірами показана на рис. 2.5.

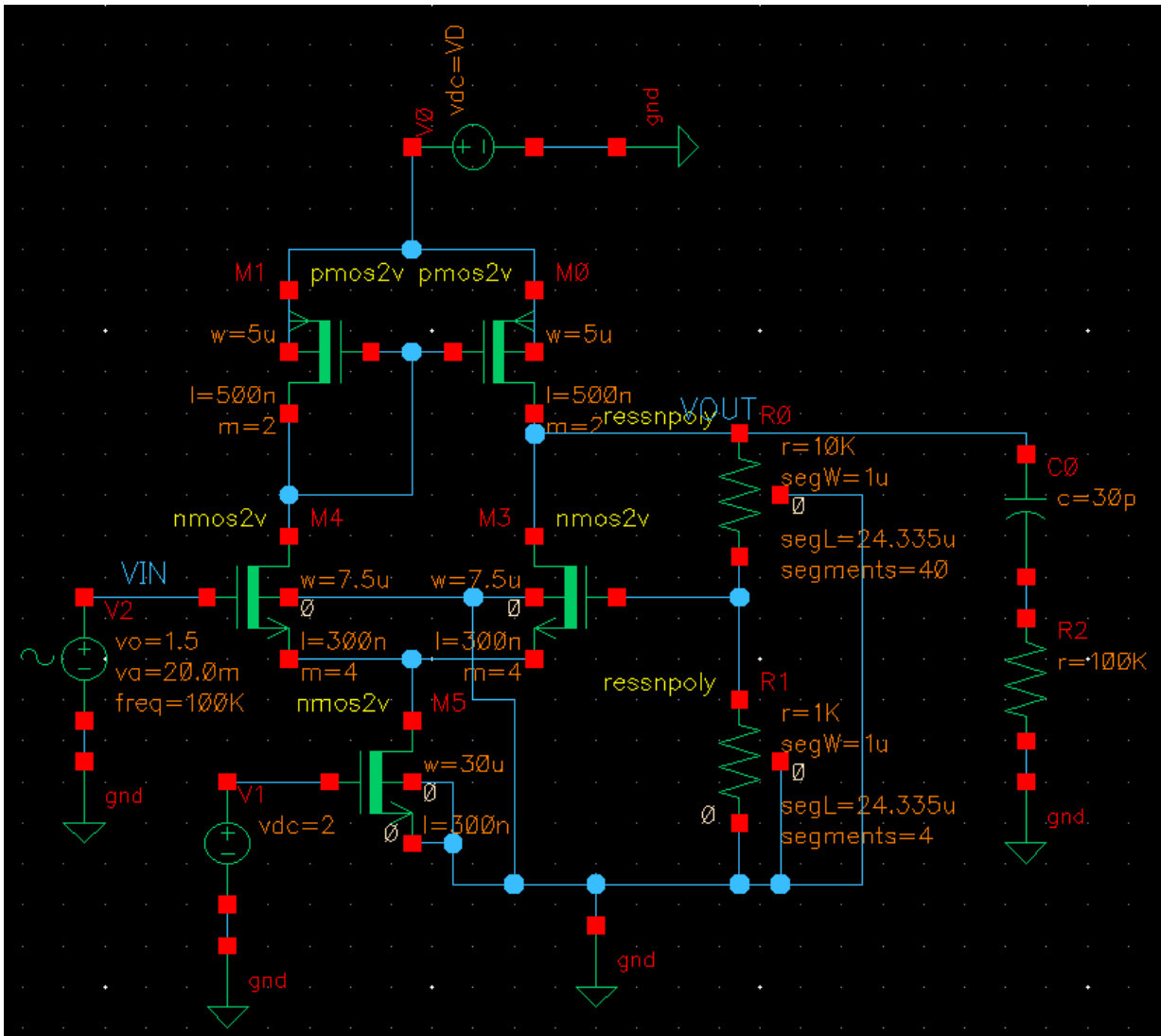


Рисунок 2.5 – Схема диференціального каскаду

Для отримання лінійної залежності вихідної напруги від вхідної необхідно забезпечити виконання заданий режим роботи усіх транзисторів. Для цього мінімальна вхідна напруга повинна бути $V_{CSS} + V_{GS4}$, де V_{CSS} – напруга на джерелі струму M_5 . Враховуючи напругу відпирання $V_{th} \approx 0.5$ В та напругу перенавантаження 0.3 В. Мінімальна напруга на вході має становити $V_{in,min} = 0.3 + 0.3 + 0.5 = 1.1$ В. Максимальна напруга визначається $V_{in,max} = V_{DD} - |V_{GS1}| + V_{TH4}$. Вона становитиме $V_{in,max} = 3.7$ В [12].

Коефіцієнт підсилення схеми без ЗЗ (резистори r_0, r_1) розраховується як [12]:

$$\frac{V_{out}}{V_{in}} = \frac{g_{m1,2} r_{O3,4} r_{O1,2}}{r_{O1,2} + r_{O3,4}} = g_{m1,2} (r_{O1,2} \parallel r_{O3,4}) \quad (2.3)$$

де $r_{O1,2,3,4}$ – диференціальні опори транзисторів M_{0-4} для малого сигналу.

Враховуючи НЗЗ коефіцієнт напруги розраховується як [12]:

$$\frac{V_{out}}{V_{in}} \approx \left(1 + \frac{R_1}{R_2}\right) \left(1 - \frac{R_1 + R_2}{R_2} \frac{1}{A_1}\right) \quad (2.4)$$

де A_1 – коефіцієнт підсилення (2.3).

Після отримання схеми та її аналізу (розділ 3), наступним етапом побудови ІМС є розроблення топології цієї схеми, для цього використано програму LayoutXL середовища Cadence.

Порогова різниця між парою (інакше ідентичних) МОН-пристроїв обумовлена різницею кількості легуючих атомів у каналі. Було показано, що ця різниця пропорційна оберненому квадратному кореню площі каналу, і вона зменшується із зменшенням товщини оксиду затвора.

Однак для узгодження також потрібні ретельні методи компонування, щоб мінімізувати різницю в параметрах пристрою через відстань, варіації літографії, обертання, зміни процесу, зміщення та градієнти температури на мікросхемі [17].

Для виконання диференціального каскаду застосовано техніку компонування common centroid [17]. На рис. 2.7 зображено відповідність розбиття диференціальної пари на декілька транзисторів.

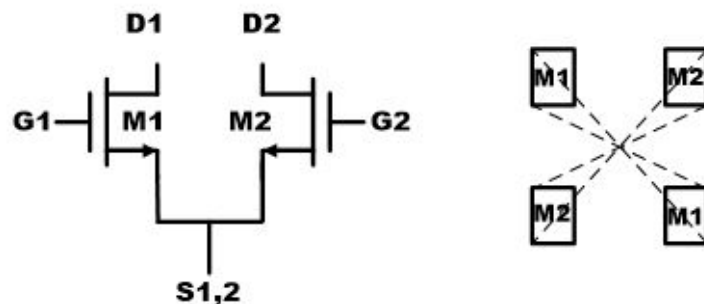


Рисунок 2.7 – Common centroid

Ключовими моментами є те, що центроїди кожного пристрою повинні збігатися, пристрої повинні бути симетричними, орієнтація повинна бути однаковою, а масив повинен бути якомога компактнішим [17]. Оскільки кінцеві елементи мають різні граничні умови, в кінці рядків часто додають фіктивні пристрої, щоб додатково зменшити ефекти невідповідності, так звані dummy.

Виконання струмового дзеркала виконане за допомогою подібної техніки з використанням dummyта центрування.

Джерело струму на транзисторі M_5 виконане за допомогою розбиття його на декілька транзисторів з одним затвором (multi fingers transistor).

Резистори також виконані за допомогою центрування та додавання в кінці ряду фіктивних елементів dummy.

На рис. 2.8 зображена топологія диференціального каскаду з виконанням вищезгаданих технік.

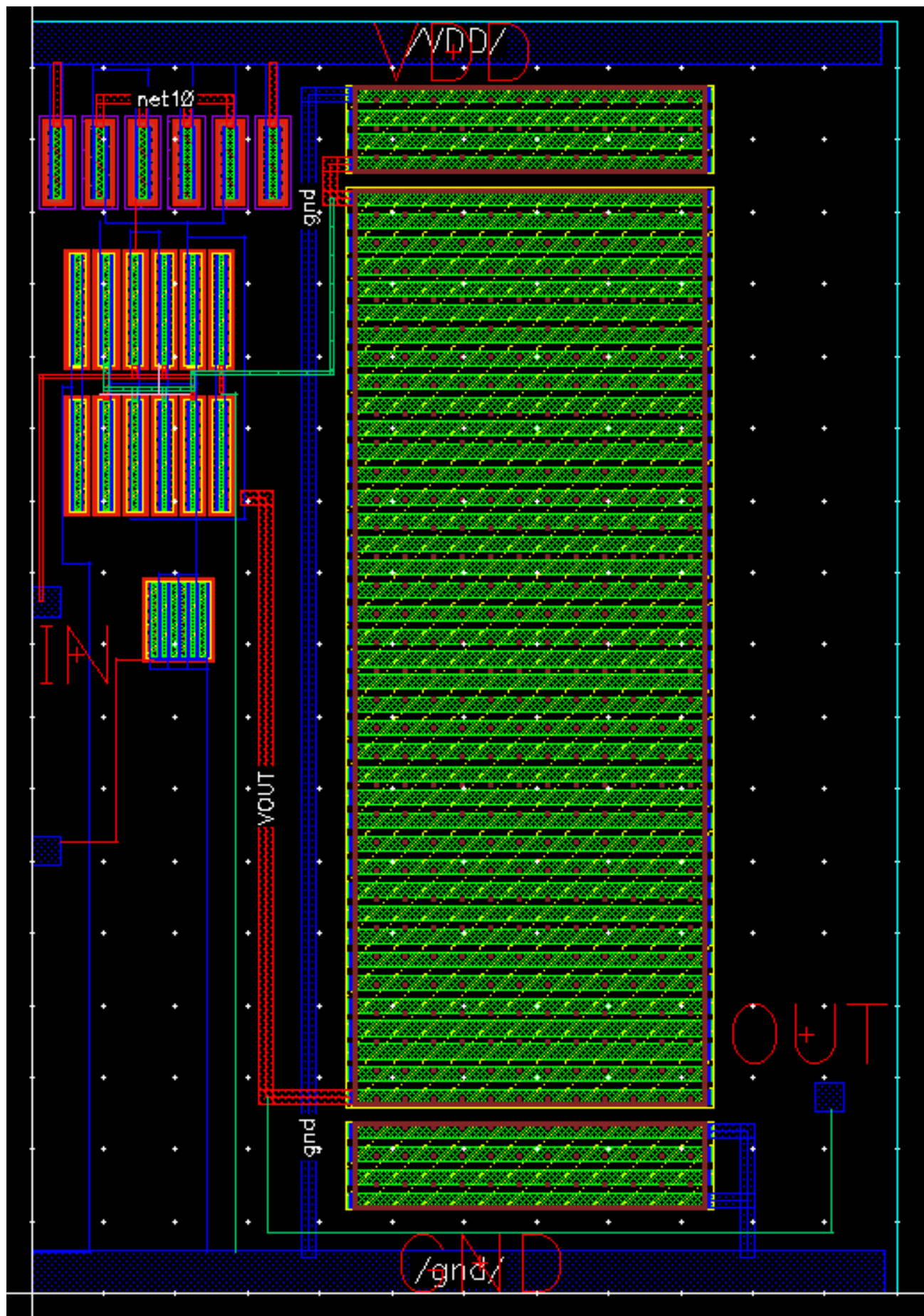


Рисунок 2.8 – Топологія диференціального каскаду

Повна схема ОП (рис 2.1) буде мати вигляд:

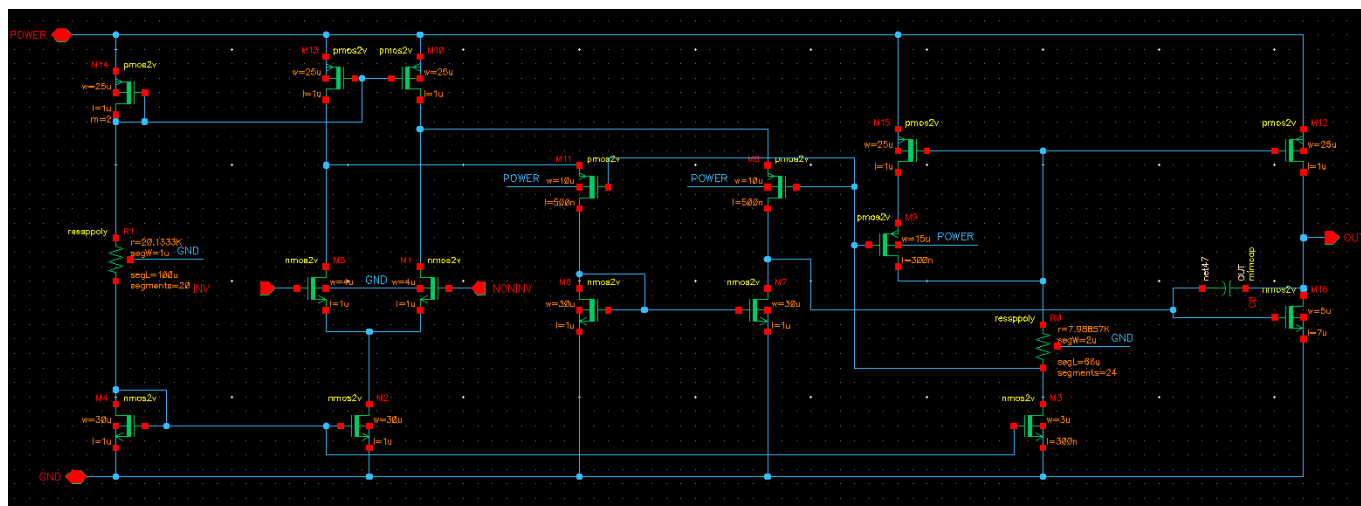


Рисунок 2.6 – Реалізація схеми ОП

2.2 Моделювання схем з існуючими ОП

Середовище Cadence дозволяє реалізувати схеми включення операційних підсилювачів з використанням існуючих ОП, для цього необхідно завантажити Sрісемакромодель необхідного підсилювача, побудувати символічне відображення ОП на схемі та підключити текстовий опис макромоделі до цього символу з збереженням виводів.

Можна показати застосування цієї утиліти Virtuoso на прикладі досліджених схем. Для цього побудуємо схему неінвертуючого підсилювача (рис. 2.7) на основі ОП, розробленого компанією ANALOGDEVICES -ADA-4077 для низькочастотних сигналів. Обрання саме цього ОП можна обґрунтувати його прецизійними параметрами та широкою смугою пропускання, малим шумом. Використання надточних операційних підсилювачів описано в [18].

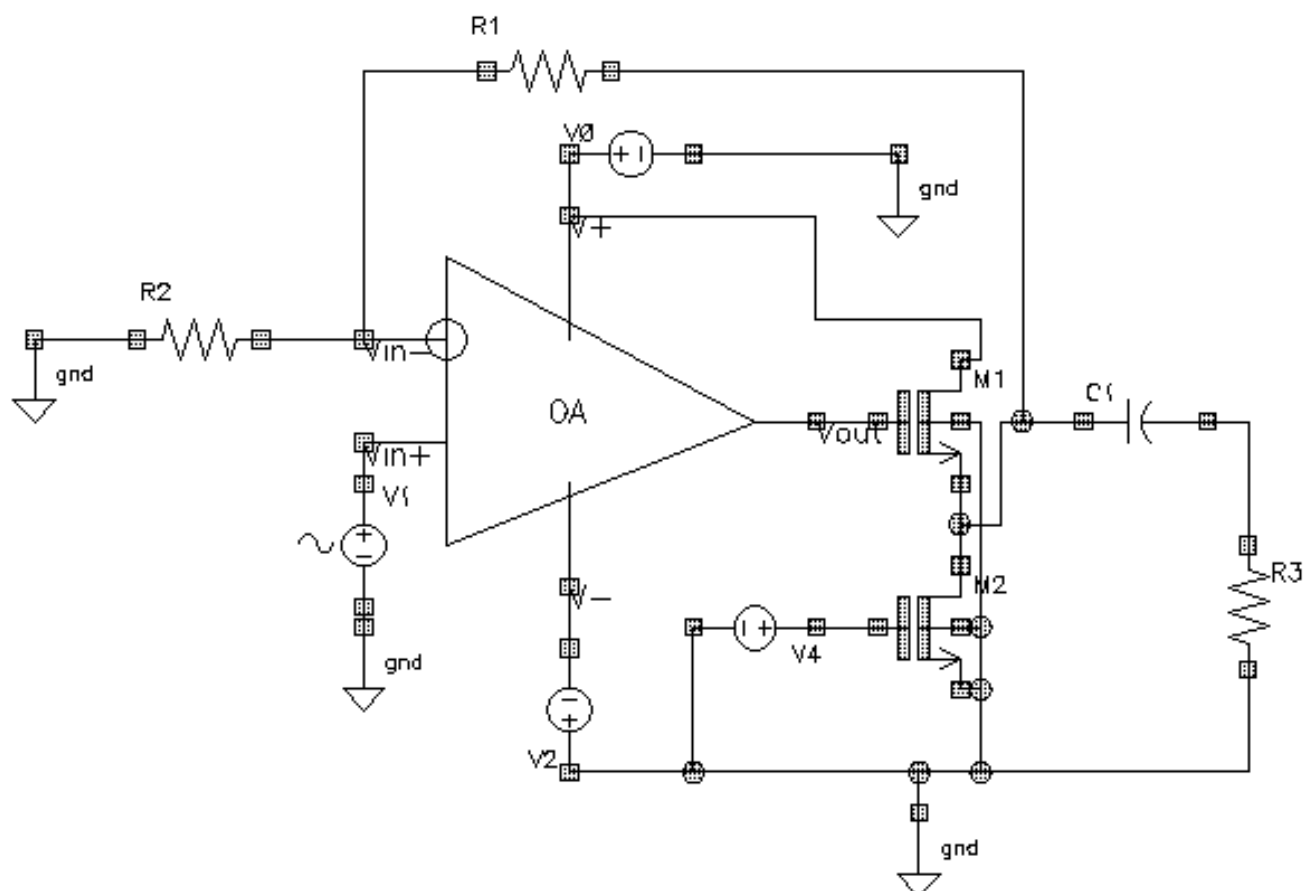


Рисунок 2.7 – Неінвертуючий підсилювач

Цей ОП має малі напругу зміщення нуля і дрейф нуля: $V_{off} < 10$ мкВ при $0 \dots 25^\circ\text{C}$, $V_{off} / T = 0.1$ мкВ/ $^\circ\text{C}$. Цей ОП також є малошумлячим (рис. 2.8)

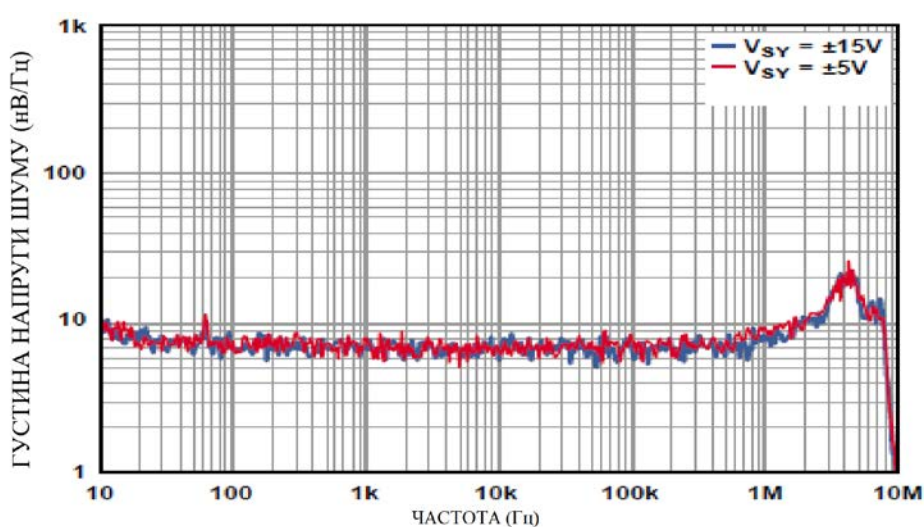


Рисунок 2.8 – Спектральна густина напруги шуму за напруги живлення $V_{sy} \pm 5$ В, ± 15 В

ОП має двополярне живлення, тому використовуються два джерела живлення V_0 , V_2 . Вхідний генератор V_1 , який імітує сигнал з первинного ВП, включає в себе напругу зміщення V_{off} ОП.

Вихід ОП підключений до виткового повторювача, зібраного на n -канальних польових транзисторах M_1, M_2 . Повторювач розділяє вихід та вхід схеми, тобто шуми, що можуть виникнути на навантаженні не потраплять на вхід схеми, при цьому повторювач має високий вхідний опір, як і ОП. M_2 виконує роль активного навантаження, для цього до затвору підключено джерело живлення V_4 , що встановлює його робочу точку.

На виході схеми стоїть роздільний конденсатор C_1 , ємність якого підібрана таким чином, щоб $X_c \ll R_n$ [16]. Значення реактивного опору C_1 розраховується за формулою:

$$X_c = \frac{1}{2\pi f C}, \quad (2.5)$$

де f – частота генератора;

C – ємність конденсатора.

На частоті 30 Гц $X_c = 3.6$ кОм, що є задовільною умовою при опорі навантаження 1 МОм. Коло $C_1 - R_3$ виконує роль фільтра високих частот. На рис. 2.9 зображена АЧХ такого фільтра. Частота зрізу $f_{cp} = 1/2\pi RC \approx 8$ Гц [13].

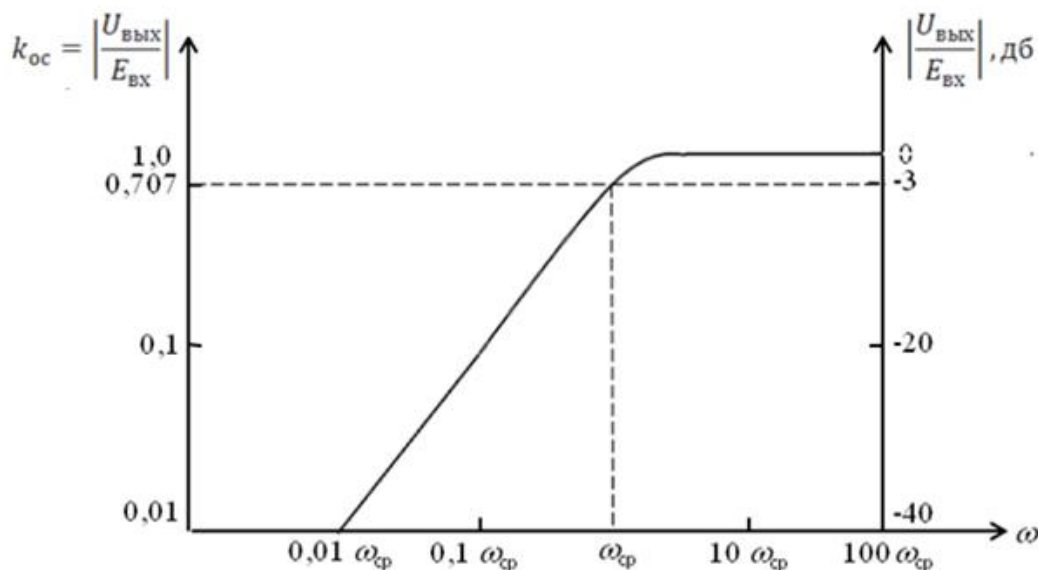


Рисунок 2.9 – АЧХ фільтра високих частот

Кожний резистивний елемент зображується у вигляді опору з джерелом теплового шуму. ОП представляється у вигляді складної шумової моделі, яка враховує неідеальність ОП, аналогічно для транзисторів витокового повторювача.

Для оцінки впливу шуму на вихідний сигнал шумову модель підсилювача представляють з урахуванням локальних джерел шуму і приводять їх до входу, тоді ОП вважають нешумлячим (рис. 2.10).

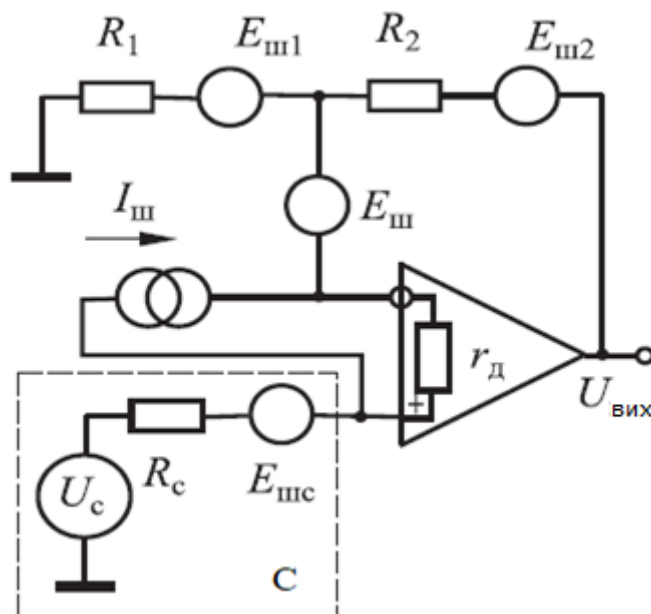


Рисунок 2.10 – Шумова модель неінвертуючого підсилювача

Розглянемо подібну схему неінвертуючого підсилювача на ОП з вхідним каскадом на біполярних транзисторах AD8597. Цей ОП має також низькі шумові характеристики та є прецизійним. Типові значення напруги живлення $\pm 5\text{В}$, $\pm 15\text{В}$. Коефіцієнт підсилення обрано $K_u=10$, відповідно до [19].

Схема включення ОП зображена на рис. 2.11.

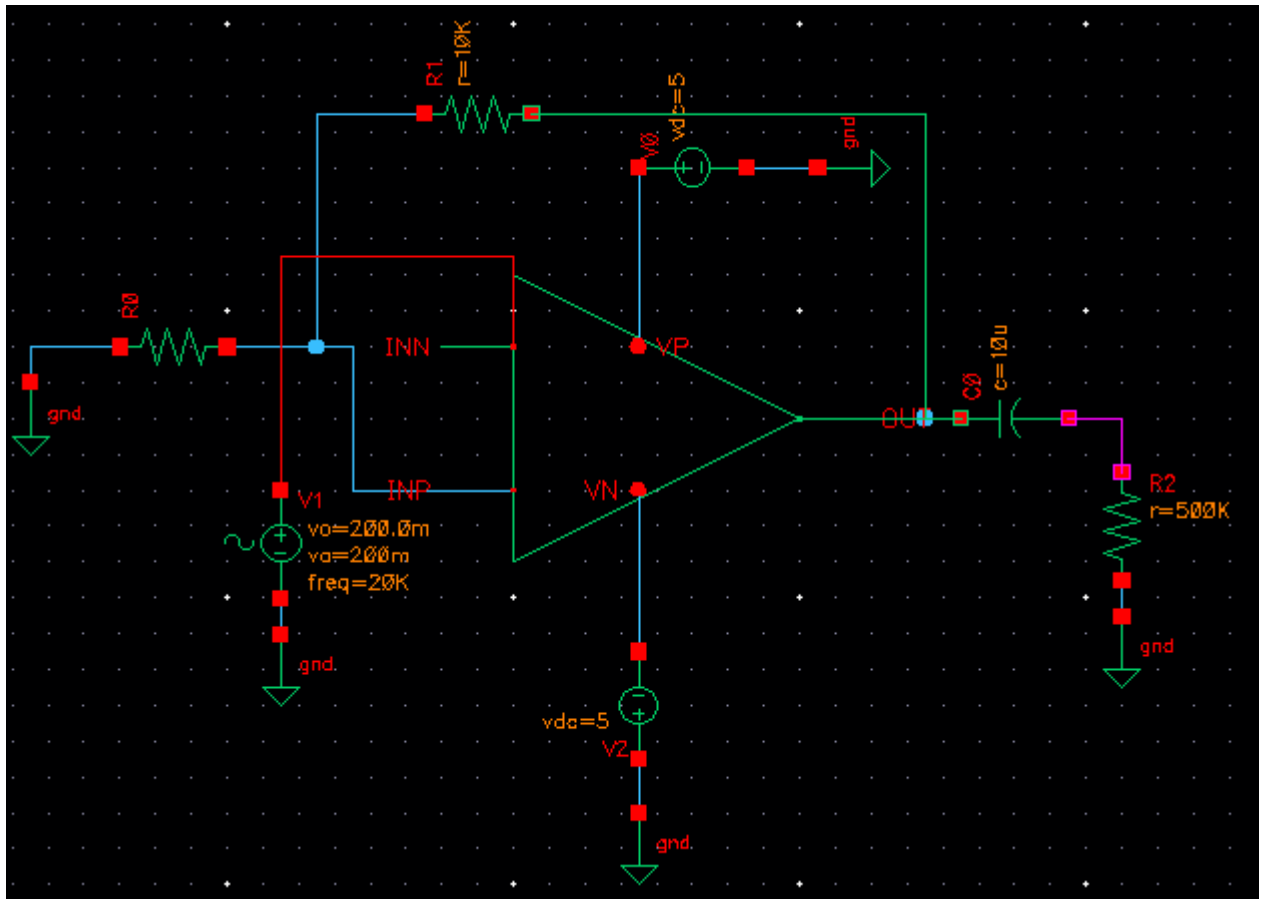


Рисунок 2.11 – Схема неінвертуючого підсилювача

Проаналізуємо схему аналогового інтегратора та логарифмічного підсилювача, (рис. 1.16) та (рис. 1.13,а) відповідно на ОП AD8597. Логарифмічний підсилювач виконаний за інвертуючою схемою, а діод реалізовано на основі n -канального транзистора (діодне включення).

Відповідні схеми зображені на рис. 2.12, рис. 2.13.

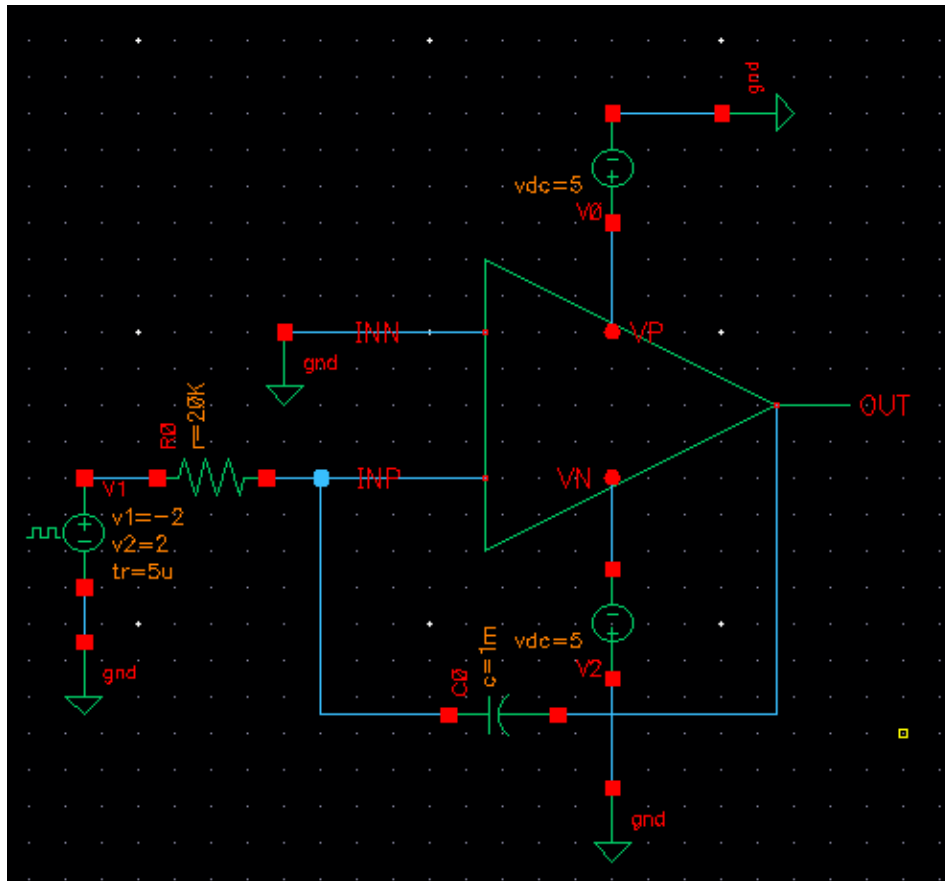


Рисунок 2.12 – Аналоговий інтегратор

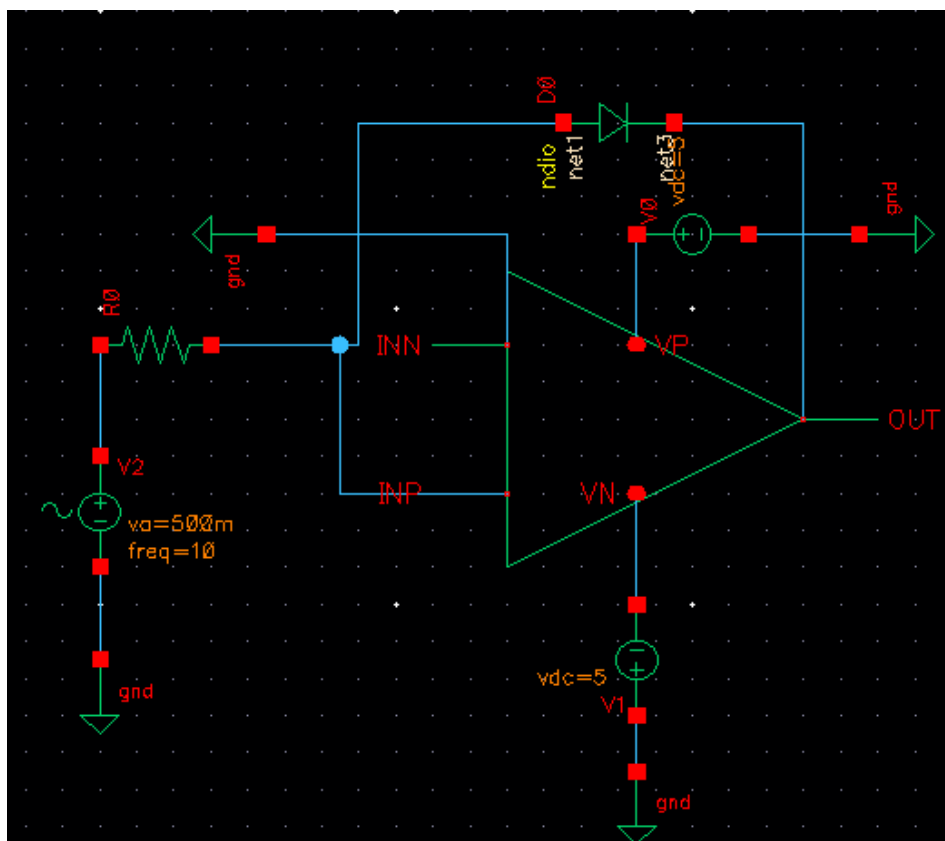


Рисунок 2.13 – Логарифмічний підсилювач

2.3 Висновки

1. Для аналізу обрано схему диференціального каскаду на КМОН- транзисторах та проведений повний цикл моделювання цієї схеми, підбір параметрів пасивних компонентів та транзисторів, схему описано у схемотехнічному редакторі SchematicsXL, синтезовано топологію на основі цієї схеми у топологічному редакторі LayoutXL.
2. Проведено аналіз розглянутих у розділі 2 схем на основі реальних ОП та описано на основі Spice – моделей у середовищіCadence. У середовищі Cadenceописано схеми неінвертуючих підсилювачів, аналогового інтегратора, логарифмічного підсилювача.

ЗНАЛІЗ ХАРАКТЕРИСТИК СХЕМ ВКЛЮЧЕННЯ ОП

3.1 Аналіз схем у часовій області

Для отримання часових залежностей вихідних сигналів від вхідних подамо на вхід схеми синусоїдальної форми. Для схеми диференціального каскаду рис.2.5 на вхід подамо сигнал у вигляді синусоїди з амплітудою 20 мВ та напругу зміщення транзисторів $V=1.5$ В для того аби вони працювали в режимі насичення в околі робочої точки, та задамо частоту сигналу – 100 кГц. Вихідне навантаження приймемо 100 кОм, а ємність роздільного конденсатора $C_0 = 30$ пФ. На частоті сигналу 100 кГц відповідно до (2.5) реактивний опір конденсатора буде суттєво меншим за R_n . Вихідне коло виконує роль фільтру високих частот.

Зсув фази вихідного сигналу відносно вхідного розраховується за формулою :

$$\varphi = \tan^{-1} \frac{1}{\omega\tau}, \quad (3.1)$$

де ω – кругова частота вхідного сигналу, $\omega = 2\pi f$; τ – постійна часу, $\tau = RC$ [20].

За вибраних вище параметрах отримаємо значення зсуву фаз $\varphi \approx 21^\circ$.

На рис. 3.1 зображена часова залежність вихідного сигналу від вхідного для каскаду без навантаження та з RC – колом у якості навантаження.

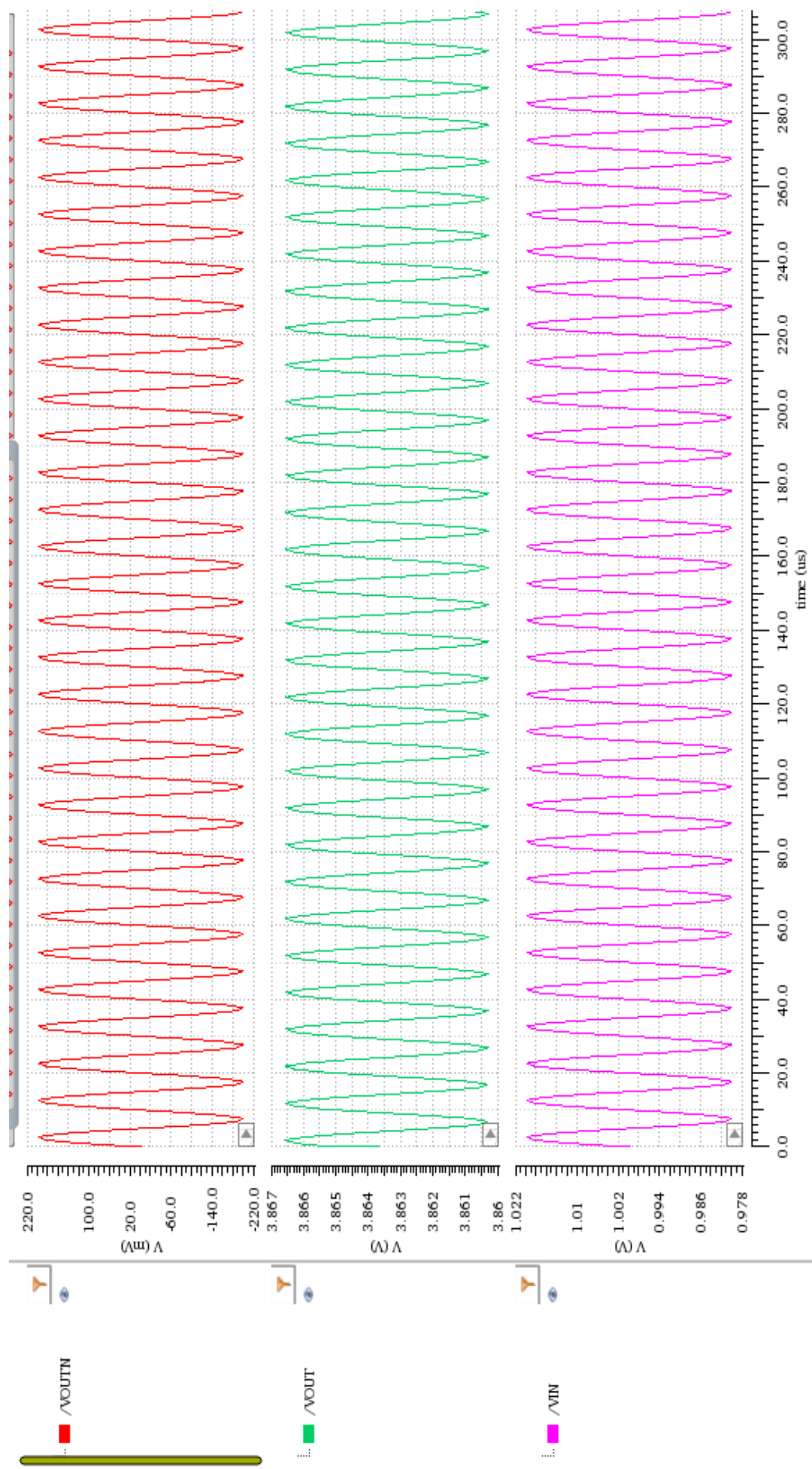


Рисунок 3.1 – Часова залежність вихідного сигналу від вхідного

Отриманий коефіцієнт підсилення змінної складової дорівнює ≈ 10 , що відповідає розрахованим значенням за формулою (2.4).

Розглянемо вплив температури на характеристики схеми, для цього отримаємо залежності виду (рис. 3.1) для різних температур. На рис. 3.2 зображено часову залежність вихідного сигналу від вихідного для температур 0 °С, 27 °С, 60 °С. Як видно з графіка підвищення температури має високий вплив на підсилення постійної складової, проте на підсилення змінної майже не впливає, що пояснюється високою термостабільністю КМОН - транзисторів.

Розрахуємо подібні часові залежності для схем 2.7, 2.11, 2.12.

Для аналізу схеми у частотній області на вхід схеми 2.7 був підключений генератор змінної напруги V_I . Для моделювання були прийняті такі параметри: частота генератора V_I 30 Гц, амплітуда вхідного сигналу рівною 50 мкВ з постійною складовою 150 мкВ.

На рис. 3.3 зображені суміщені графіки залежностей $V_{ex}(t)$, $V_{вих}(t)$. Червоною лінією позначений вхідний сигнал, частота якого 30 Гц. Аналіз проводиться при значенні опору навантаження R_n 20 кОм та за температур – 0 °С, 27 °С, 60 °С, яким відповідають зелена, помаранчева, фіолетова лінії на графіку.

При температурі у діапазоні 0 – 30 °С перетворювач працює стабільно, без спотворення вихідного сигналу, про що свідчить рівність залежностей вихідних напруг від часу при 0 °С та 27 °С. При подальшому збільшенні температури значення напруги на виході прямує до 0 В, при 60 °С воно близьке до нуля. Це можна пояснити залежністю електричних характеристик біполярних транзисторів ОП, що пов'язано із збільшення струму колектора $I_{к0}$, зміщенням вхідних характеристик, негативним ТКН [9]. Зміна характеристик інших елементів схеми незначна в цьому діапазоні температур, тому що ці елементи виконані за МОН-технологією на одному кристалі, що забезпечує високу температурну стабільність (до 110 °С).

На рис 3.4 зображений графік залежностей вхідного та вихідного сигналів від часу при значенні опору навантаження 1 МОм відповідно. Залежність від температури аналогічна залежності на рис. 3.3.

Збільшення опору навантаження призводить до збільшення коефіцієнту передачі фільтру, при 1 МОм ≈ 0.97 , а отже до коефіцієнту підсилення напруги всієї схеми;

одночасно з цим зменшується зсув фаз вихідного сигналу відносно вхідного згідно з (3.1).

Для отримання результатів аналізу схеми у частотній області на вхід схеми 2.11 був підключений генератор змінної напруги V_I . Для моделювання були прийняті такі параметри: частота генератора V_I 20 кГц, амплітуда вхідного сигналу рівною 200 мВ з постійною складовою 200 мВ. На рис. 3.5 зображено часові залежності для вхідного (червоний колір) та вихідного (зелений колір) сигналів.

Для схем аналогового інтегратора та логарифмічного підсилювача часові залежності показані на рис. 3.6 та рис. 3.7 відповідно.

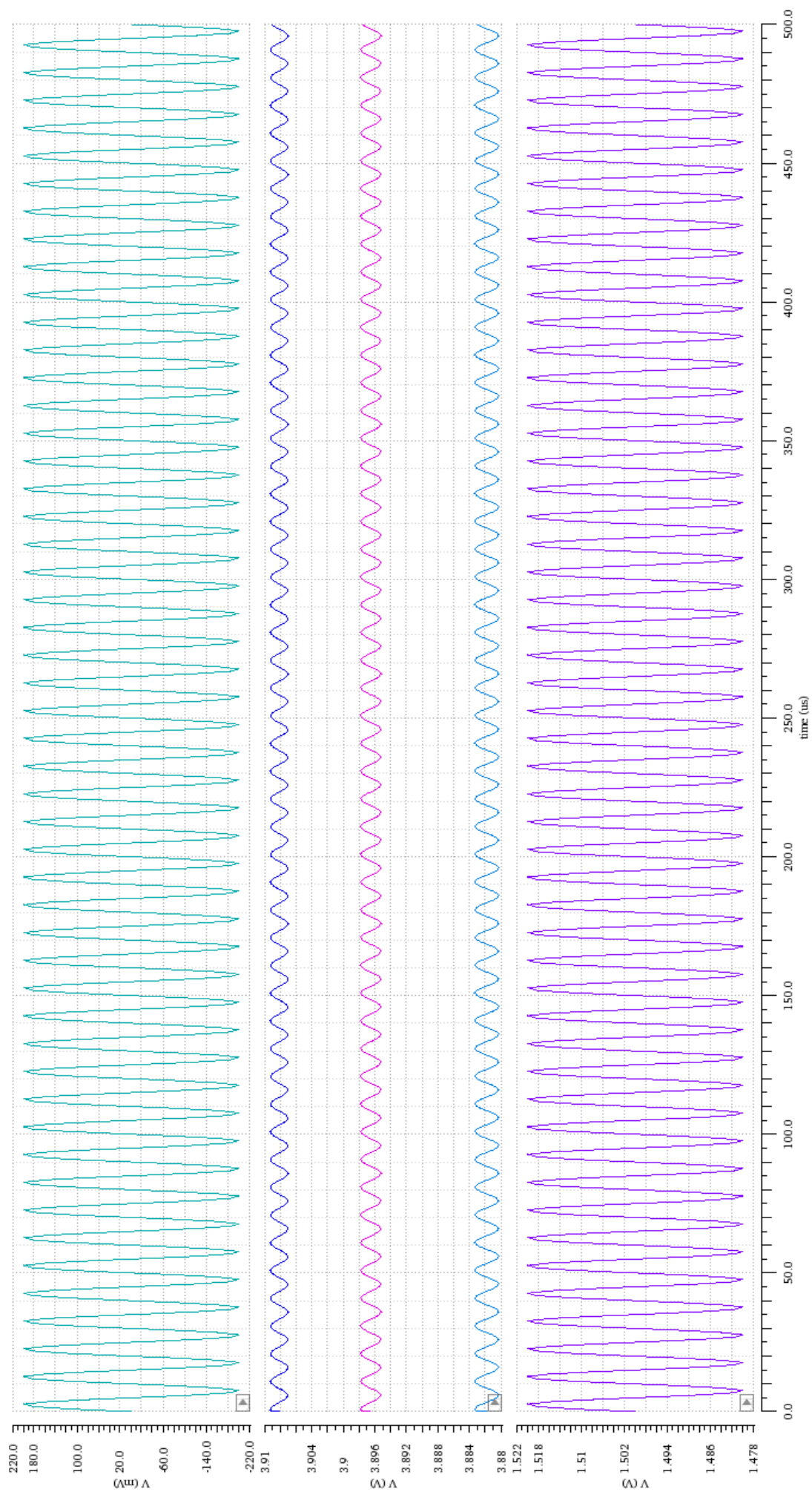


Рисунок 3.2 – Часова залежність вихідного сигналу від вхідного

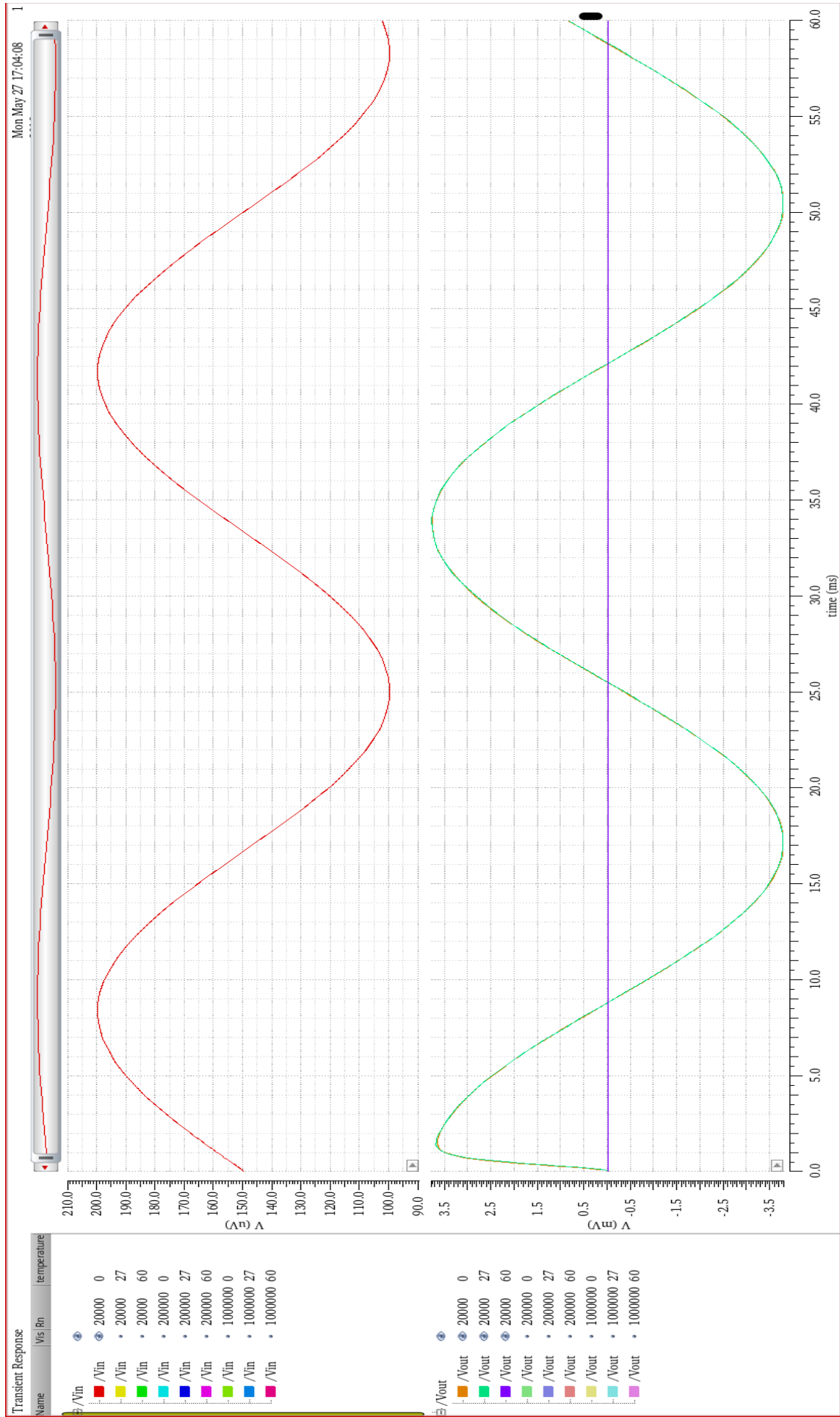


Рисунок 3.3 – Графіки залежностей вхідного та вихідного сигналу від часу

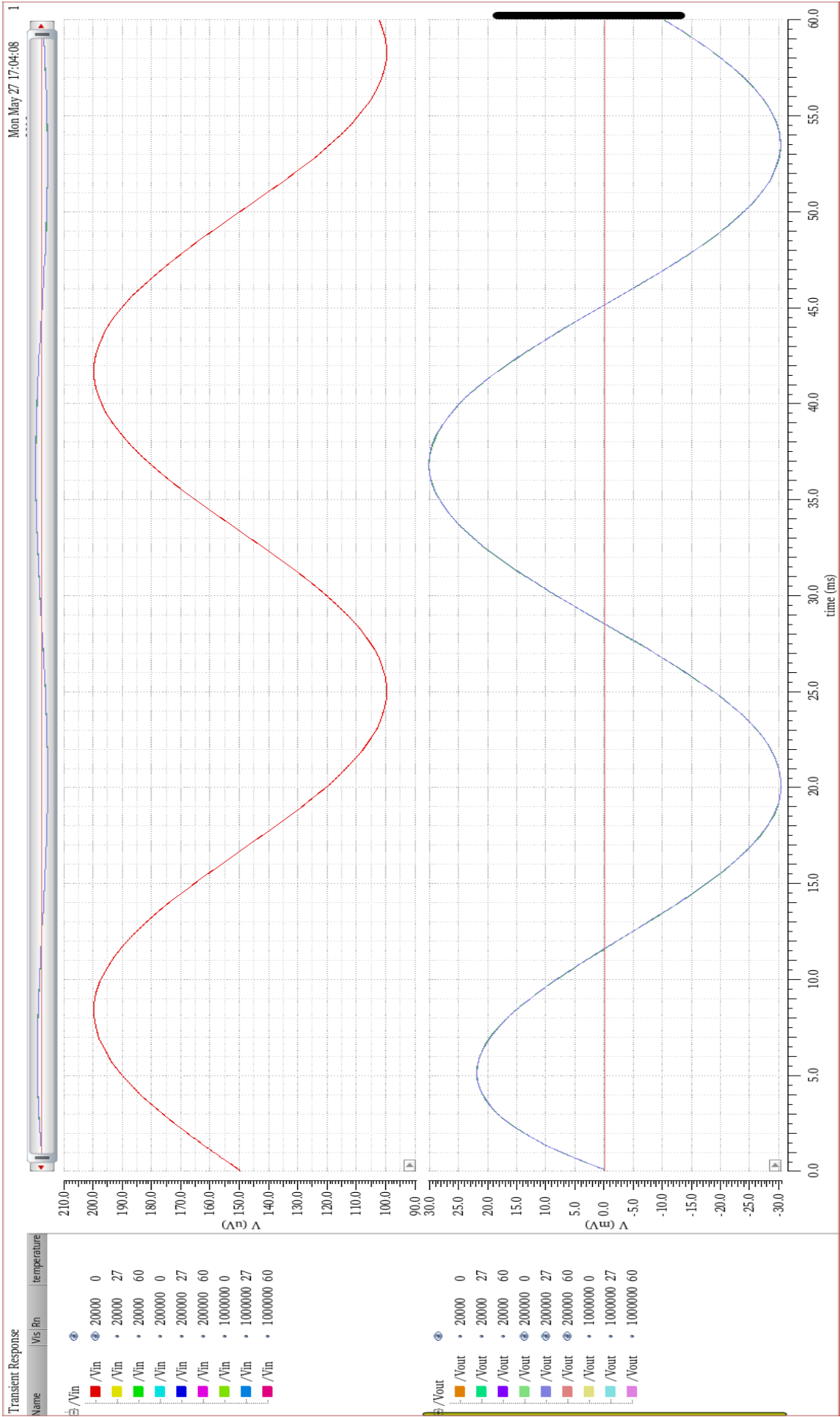


Рисунок 3.4 – Графіки залежностей вхідного та вихідного сигналу від часу

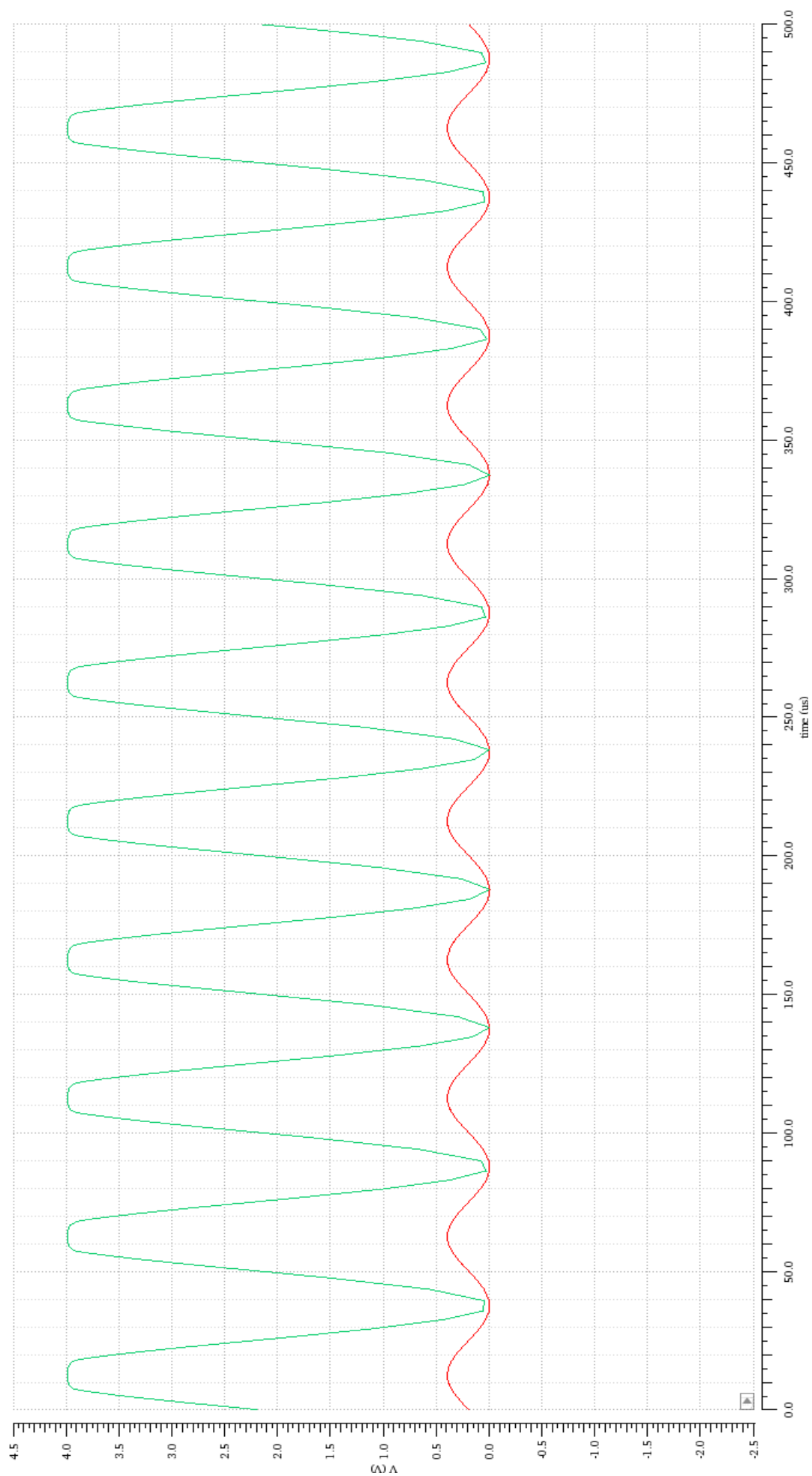


Рисунок 3.5 – Графіки залежностей вхідного та вихідного сигналу від часу

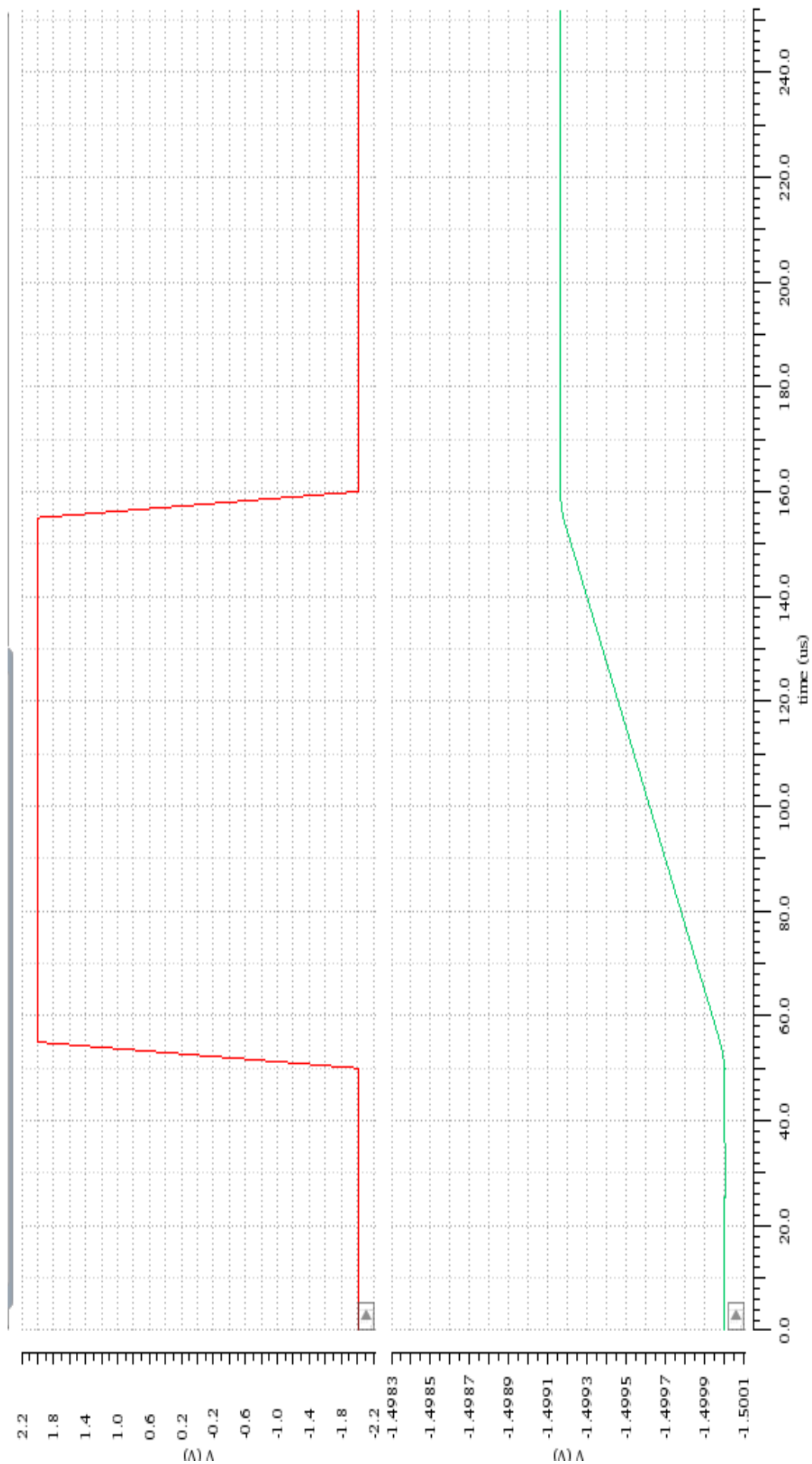


Рисунок 3.6 – Графіки залежностей вхідного та вихідного сигналу від часу

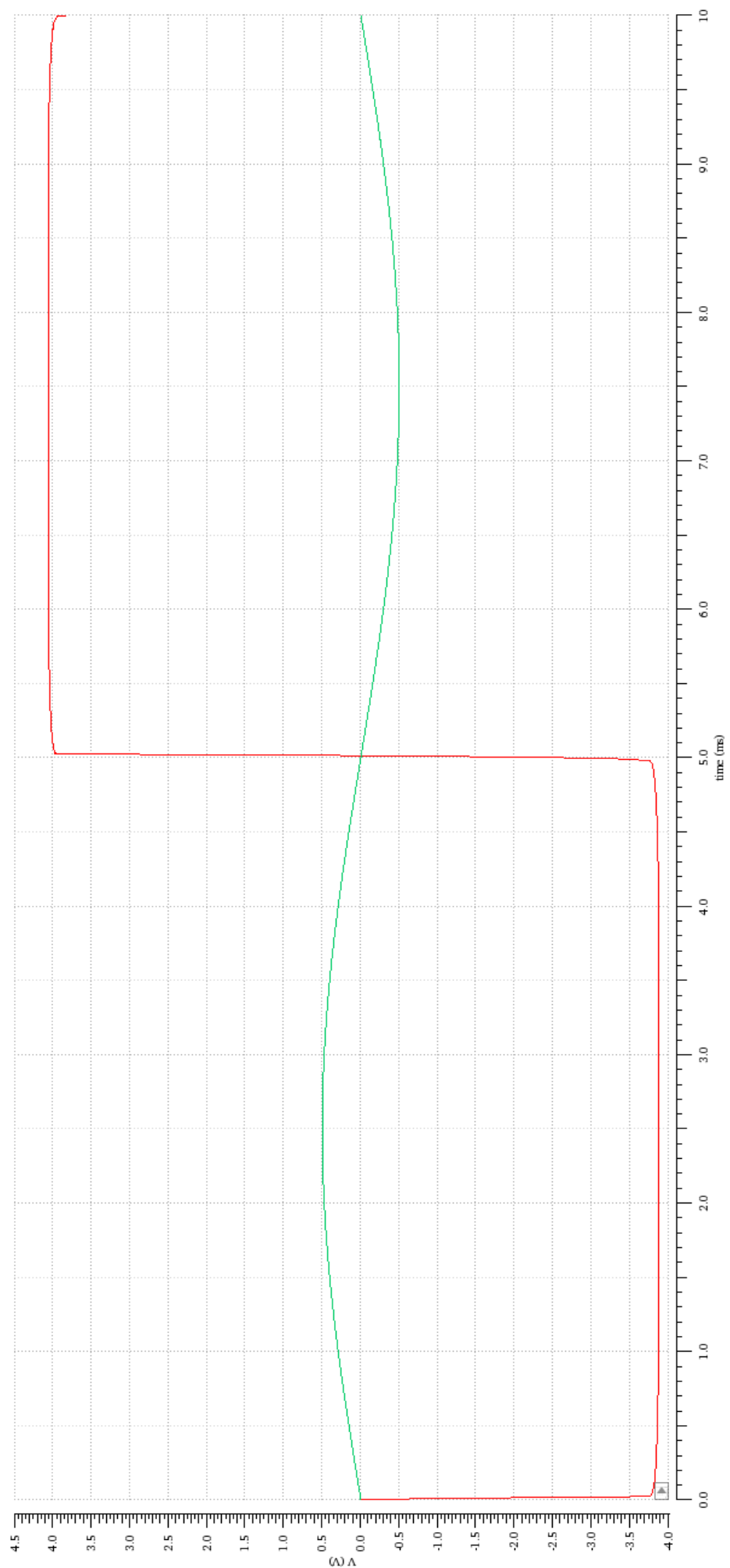


Рисунок 3.7 – Графіки залежностей вхідного та вихідного сигналу від часу

3.2 Спектральний аналіз схем

За допомогою ADELотримано амплітудно–частотні характеристики схем диференціального каскаду підсилювача та неінвертуючих підсилювачів.

На рис. 3.8 представлена ЛАЧХ для диференціального каскаду. Частота «одиничного» підсилення $f_I \approx 40$ кГц.

На рис. 3.9 представлена амплітудо-частотна характеристика підсилювача (рис. 2.7) у логарифмічному масштабі, залежність вихідної амплітуди сигналу від частоти при трьох значеннях опору навантаження R_n 20 кОм, 200 кОм, 1МОм та при температурі 0 °С. Як видно з графіка максимальна амплітуда досягається при значенні опору навантаження 200 кОм, при збільшенні опору до 1 МОм ЛАЧХ розширюється, що пояснюється залежністю (2.5).

На рис. 3.10 представлена амплітудо-частотна характеристика підсилювача (рис. 2.11) у логарифмічному масштабі. ЛАЧХ має більш широку смугу пропускання, ніж підсилювач на рис. 2.7. Що можна пояснити різними параметрами самого ОП, так і іншим значенням номіналів компонентів RC – кола виходу.

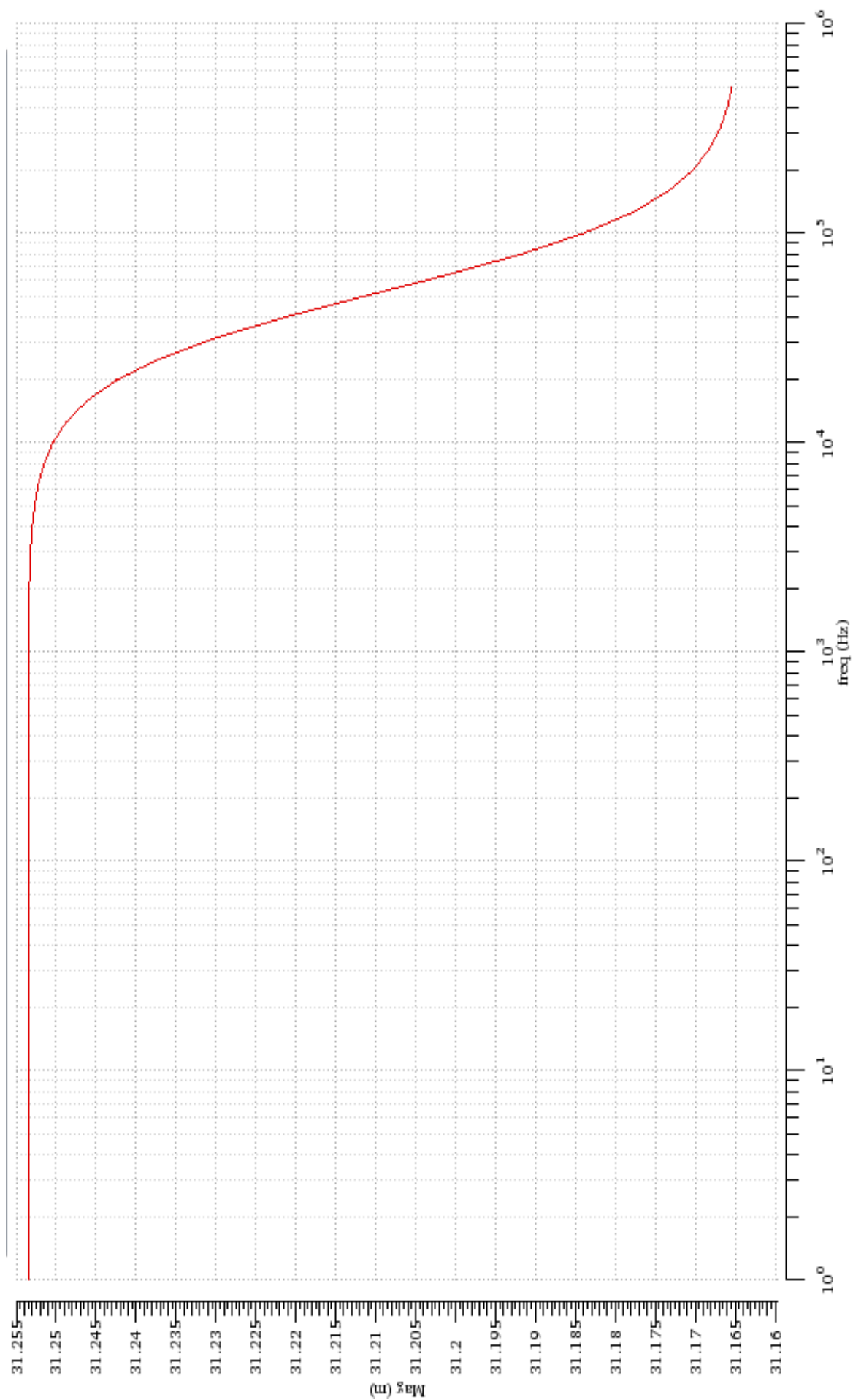


Рисунок 3.8 – ЛАЧХ

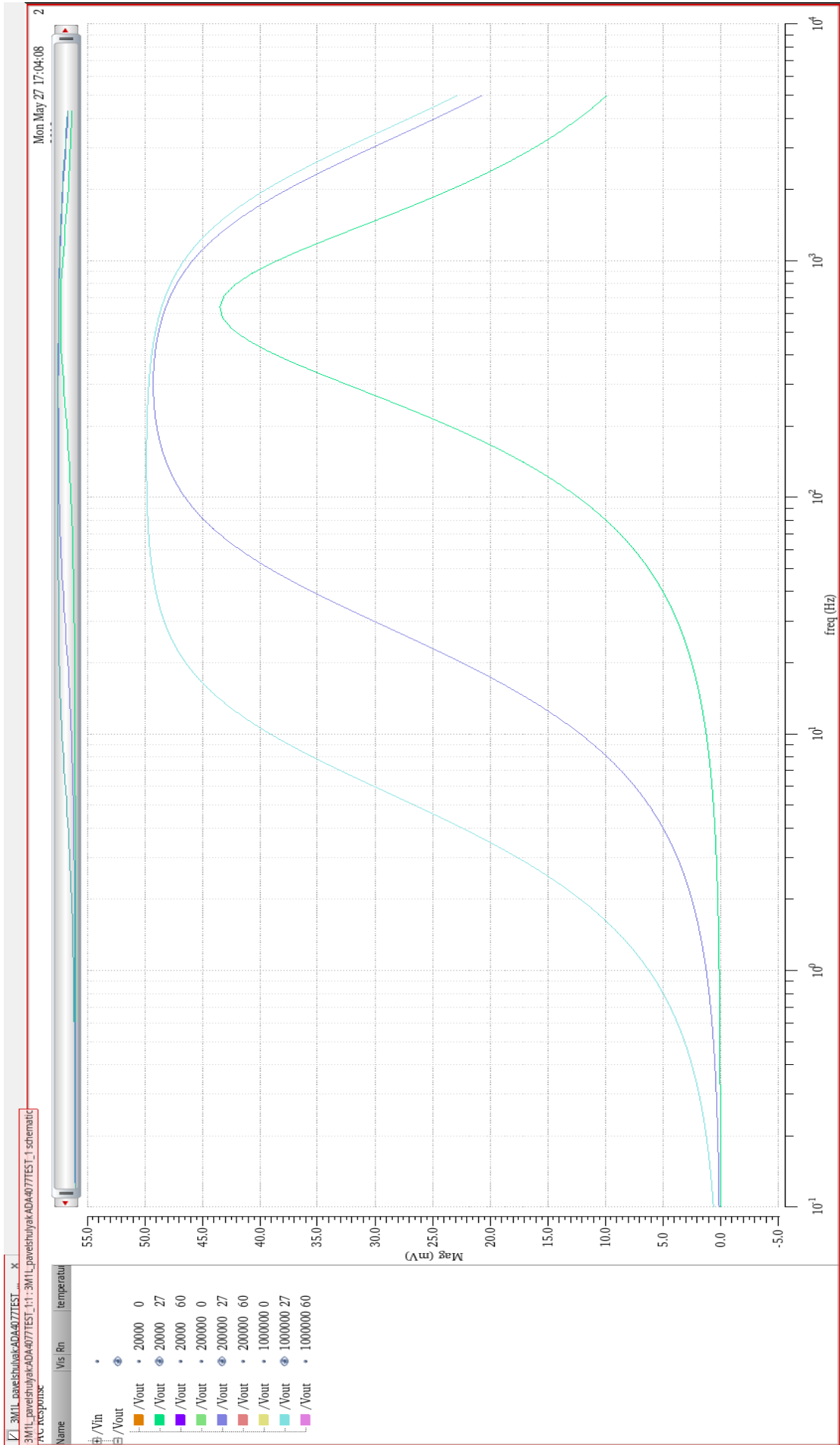


Рисунок 3.9 – ЛАЧХ

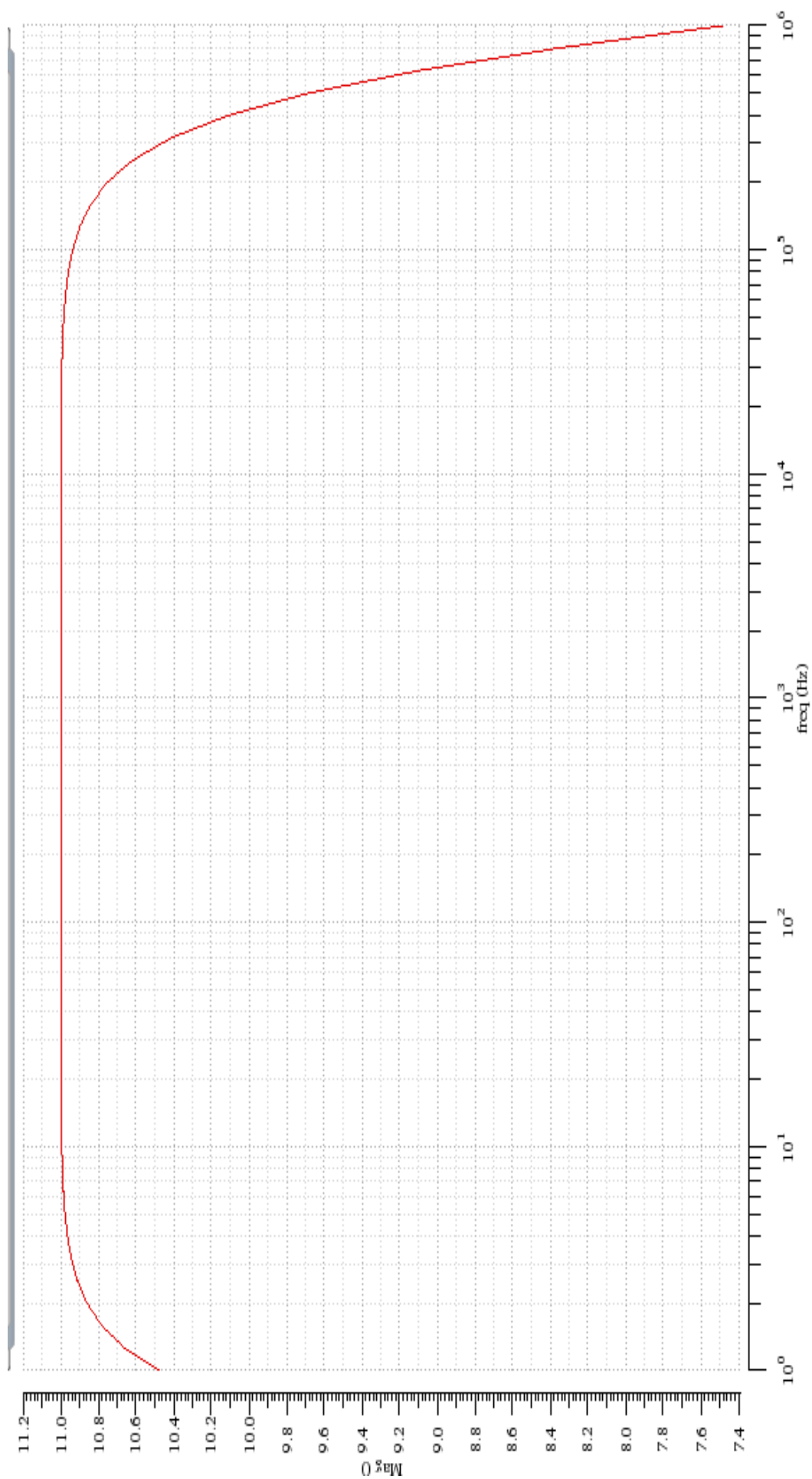


Рисунок 3.10 – ЛАЧХ

3.3 Аналіз шумів схем

Середовище Cadence дозволяє розрахувати спектральний розподіл шумів схеми. Виконаємо цей аналіз на прикладі схеми 2.7, що включає прецизійний малошумлячий ОП та схеми диференціального каскаду на КМОН транзисторів.

На рис. 3.11 зображена залежність відносної густини потужності шуму на виході схеми до входу від частоти при температурі 27 °C та при трьох значеннях опору навантаження R_H 20 кОм, 200 кОм, 1МОм. У досліджуваному діапазоні частот 20 – 40 Гц спектральна густина потужності шуму досягає декількох десятків пВт.

Розподіл відносної густини потужності шуму для диференціального каскаду зображено на рис. 3.12.

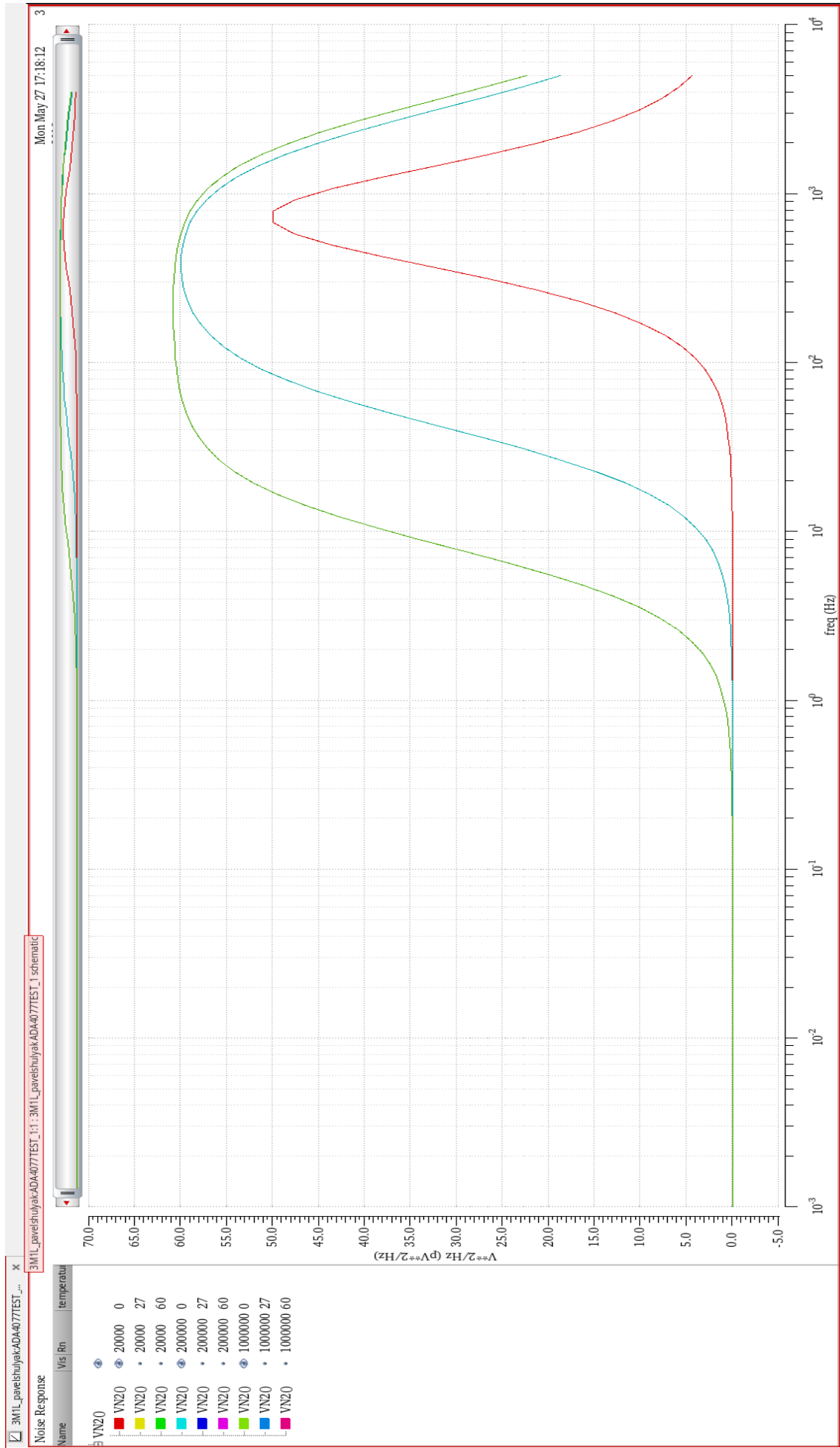


Рисунок 3.11 – Спектральна густина шумів

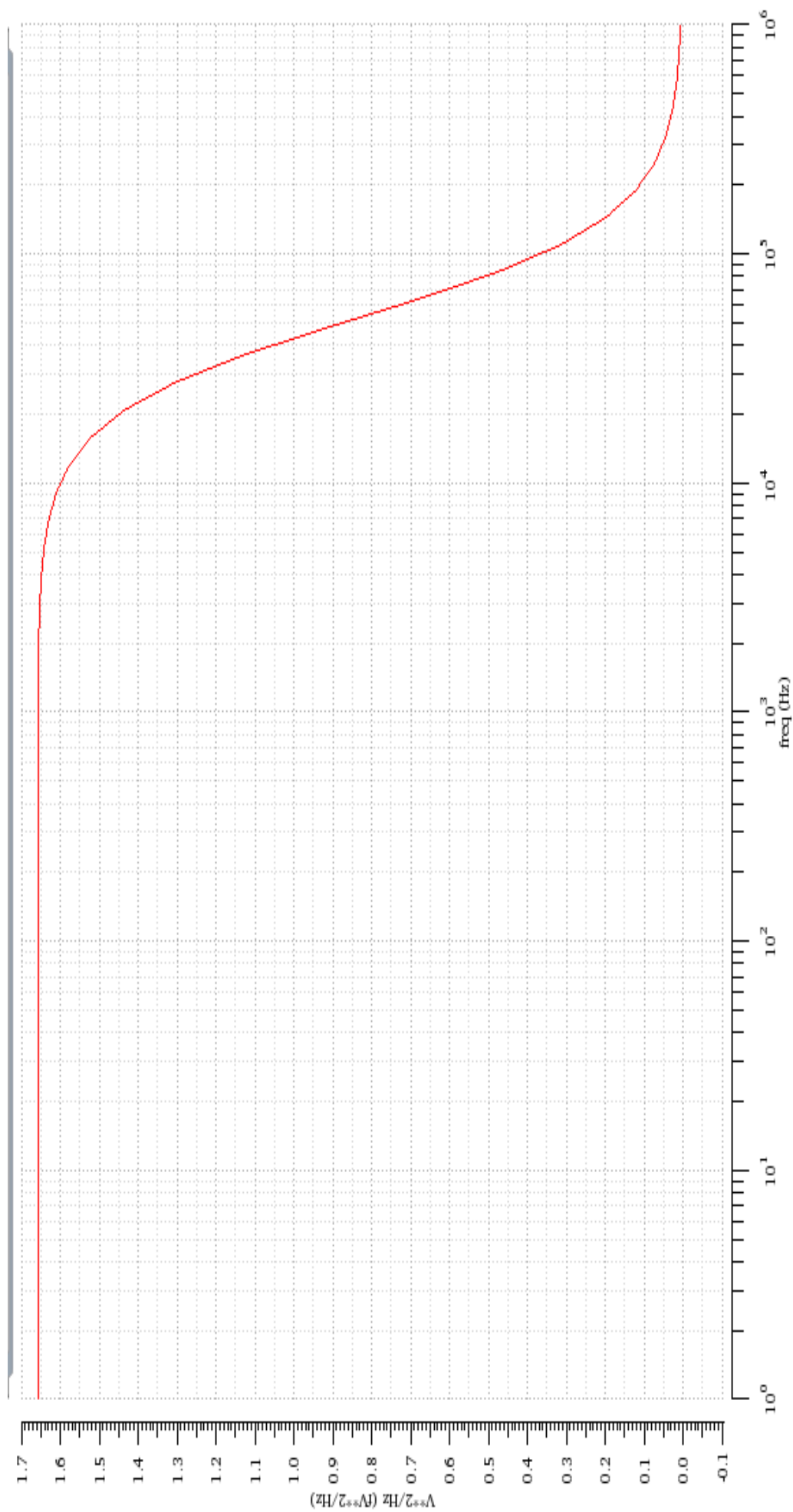


Рисунок 3.12 – Спектральна густина шумів

3.4 Висновки

1. Проведено часовий, частотний та шумовий аналіз розроблених схем в утиліті Spectre програмного середовища Cadence відповідно до завдання роботи.
2. Для аналізу вихідних характеристик схем на ОП використано математичні моделі транзисторів BSIM4, представлені у пакеті схемотехнічного проектування SPICE. Для диференціального каскаду моделі КМОН транзисторів застосовано модель BSIM3v3, яка описує основні особливості польової структури у широкому діапазоні напруг живлення.
3. Встановлено незначний вплив температури на транзистори, виконаних за допомогою КМОН технології.

4 РОЗРОБЛЕННЯ СТАРТАП-ПРОЕКТУ

4.1 Опис ідеї проекту

В межах підпункту був проведений аналіз таких пунктів та відповідне подання їх у вигляді таблиць:

- зміст ідеї;
- можливі напрямки застосування;
- основні вигоди, що може отримати користувач товару (за кожним напрямком застосування);
- чим відрізняється від існуючих аналогів та замінників;

Таблиця 4.1 - Опис ідеї стартап-проекту

Зміст ідеї	Напрямки застосування	Вигоди для користувача
Виготовлення ОП, математичні моделі яких і схемотехніка будуть визначатися в середовищі Cadence	1. Виконання в корпусному форматі.	Можливість придбання дискретного операційного підсилювача.
	2. Використання схемотехнічних рішень ОП в якості «комірки» в складних схемах	Виробник великих ІМС може використовувати комірки в своїх схемотехнічних рішеннях

Таблиця 4.2 – Визначення сильних, слабких та нейтральних характеристик ідеї проекту

№ п / п	Техніко-економічні характеристики ідеї	Товари/концепції конкурентів				W (слабк а сторо на)	N (нейтра льна сторон а)	S (сильн а сторо на)
		Мій проект	Texas Instrume nts	Analog Devices	Maxim Integrate d			
1.	Собівартість	середня	середня	середня	середня		+	
2.	Зворотній зв'язок із замовником	високий	низький	низький	низький			+
3.	Точність параметрів	висока	висока	висока	середня		+	
4.	Розмір ОП	малий розмір	малий розмір	середній розмір	середній розмір		+	
5.	Кількість персоналу	мала	велика	велика	велика			+

Визначений перелік слабких, сильних та нейтральних характеристик та властивостей ідеї потенційного товару є підґрунтям для формування його конкурентоспроможності.

4.2 Технологічний аудит проекту

В межах даного підрозділу проведено аудит технології, за допомогою якої буде реалізовано ідею проекту.

Таблиця 4.3 – Технологічна здійсненність ідеї проекту

№ п / п	Ідея проекту	Технології реалізації	Наявність технологій	Доступність технологій
1	Розробка схеми операційного підсилювача	програмне забезпечення Qucs	наявна	безкоштовна
2		програмне забезпечення PSpice	наявна	безкоштовна
3		програмне забезпечення Virtuoso Platform	наявна	Платна програма, доступна
4	Розробка топології та верифікації	програмне середовище Mentor	наявна	Платне ПС
5		програмне забезпечення Virtuoso Platform	наявна	платна програма, доступна
Обрано наступне програмне забезпечення: VirtuosoPlatform, яка забезпечує високу ефективність проектування.				

4.3 Аналіз можливості запуску стартап-проекту на ринок

В таблиці 4.4 приведений аналіз попиту.

Табл.4.4 - Попередня характеристика потенційного ринку стартап-проекту

№	Показники стану ринку (найменування)	Характеристика
1	Кількість головних гравців, од	4
2	Загальний обсяг продаж, грн/ум.од	100\$/ ум.од.
3	Динаміка ринку (якісна оцінка)	зростає
4	Наявність обмежень для входу (вказати характер обмежень)	немає
5	Специфічні вимоги до стандартизації та сертифікації	Технологічний процес напівпровідникового виробництва
6	Середня норма рентабельності в галузі (або по ринку), %	32%

За результатами аналізу таблиці на основі попереднього оцінювання (є конкуренти, проте немає обмежень на вхід до ринку) можна зробити висновок, що ринок є привабливим для входження.

Табл.4.5 - Характеристика потенційних клієнтів стартап-проекту

№ п/п	Потреба, що формує ринок	Цільова аудиторія (цільові сегменти ринку)	Відмінності у поведінці різних потенційних цільових груп клієнтів	Вимоги споживачів до товару
1	Можливість виконання ОП «на замовлення»	Фізичні особи Підприємства	Призначення операційного підсилювача	Забезпечення стабільності параметрів ОП, можливість коригування комірок

Після визначення потенційних груп клієнтів проведено аналіз ринкового середовища: складено таблиці факторів, що сприяють

ринковому впровадженню проекту, та факторів, що йому перешкоджають (табл. 4.6-4.7). Фактори в таблиці подані в порядку зменшення значущості.

Табл. 4.6 - Фактори загроз

№ п/п	Фактор	Зміст загрози	Можлива реакція компанії
1	Потреба в ресурсах	Потреба в платному ПЗ, в людських ресурсах.	Використання безкоштовного ПО, залучати студентів ВУЗів на стажування
2	Низький попит на продукт	Через специфічність продукту, не можливо застосування медіа на потенційних споживачів	Встановлення зв'язків з споживачами на конференціях, інших подіях
3	Новий техпроцес	Впровадження компанією-конкурентом нового техпроцесу	Впровадження аналогічного техпроцесу Вихід з ринку

Табл. 4.7 - Фактори можливостей

№ п/п	Фактор	Зміст можливості	Можлива реакція компанії
1	Отримання гранту	Отримання гранту від держави чи компанії виробника ПЗ	Збільшення обсягу продукції, можливість знаходження нових споживачів

Аналіз конкуренції на ринку проведений в табл. 4.8-4.9.

Табл. 4.8 – Ступеневий аналіз конкуренції на ринку

Особливості конкурентного середовища	В чому проявляється дана характеристика	Вплив на діяльність підприємства (можливі дії компанії, щоб бути конкурентоспроможною)
1. Досконала конкуренція	Існує 4 компанії-конкурентки на ринку	Врахувати ціни конкурентних компаній на початкових етапах створення бізнесу.
2. Міжнародна	Весь цикл виготовлення англомовний, споживачі з інших країн	Пошук споживачів за межами країни
3. Внутрішньогалузева	Різноманітні технології	Покращувати якість товару
4. Конкуренція за видами товарів: - товарно-видова	Компанії займаються розробкою практично аналогічних продуктів	Створити продукти, що враховують недоліки конкурентів
5. За характером конкурентних переваг - нецінова	Вдосконалення техпроцесу	Використання менш дорогих матеріалів, ніж використовують конкуренти
6. За інтенсивністю - марочна	Деякі ТМ існують доволі давно	Просування власного бренду

Табл.4.9 - Аналіз конкуренції в галузі за М. Портером

Складові аналізу	Прямі конкуренти в галузі	Потенційні конкуренти	Постачальники	Клієнти	Товари-замінники
	Analog Devices, Texas Instruments, Maxim Integrated	Спроможність забезпечити точність, стабільність параметрів ОП	-	Контроль якості	Більшість товару мають ідентичні замінники з боку конкурентів
Висновки:	Доволі інтенсивна конкурентна боротьба, більшість компаній давно на ринку	Можливий вихід на ринок, наявні конкуренти	-	Споживач має можливість обрати ОП на замовлення	Наявне обмеження для роботи на ринку через товари замінники

З огляду на конкурентну ситуацію, та її аналіз табл. 4.9 можна зробити висновок, що робота на ринку можлива з дотриманням передових значень параметрів ОП.

На основі аналізу конкуренції, проведеного в табл. 9, а також із урахуванням характеристик ідеї проекту (табл. 4.2), вимог споживачів до товару (табл. 4.5) та факторів маркетингового середовища (табл. 4.6- 4.7) визначимо перелік факторів конкурентоспроможності.

Таблиця 4.10 – Обґрунтування факторів конкурентоспроможності

№ п/п	Фактор конкурентоспроможності	Обґрунтування (наведення чинників, що роблять фактор для порівняння конкурентних проектів значущим)
1	Виготовлення на замовлення	Споживач має можливість обирати необхідні електричні та топологічні параметри.
2	Ціна	Собівартість готового ОП на рівні з іншими конкурентами

Таблиця 4.11 – Порівняльний аналіз сильних та слабких сторін

№ п/п	Фактор конкурентоспроможності	Бали 1-20	Рейтинг товарів-конкурентів у порівнянні з нашим підприємством						
			-3	-2	-1	0	+1	+2	+3
1	Виготовлення на замовлення	19	+						
2	Ціна	10				+			

Фінальним етапом ринкового аналізу можливостей впровадження проекту є складання SWOT-аналізу (матриці аналізу сильних (Strength) та слабких (Weak) сторін, загроз (Troubles) та можливостей (Opportunities) (табл.4.12) на основі виділених ринкових загроз та можливостей (табл. 4.6-4.7), та сильних і слабких сторін (табл. 4.11).

Таблиця 4.12 – SWOT- аналіз стартап-проекту

Сильні сторони: Ціна Кастомізація	Слабкі сторони: Реклама Техпроцес
Можливості: Розширення бази споживачів	Загрози: Витіснення конкурентами

Визначені альтернативи проаналізовано з точки зору строків таймовірності отримання ресурсів (табл. 4.13).

Таблиця 4.13 – Альтернативи ринкового впровадження стартап-проекту

№ п/п	Альтернатива (орієнтовний комплекс заходів) ринкової поведінки	Ймовірність отримання ресурсів	Строки реалізації
1	Розробка та продаж ОП у якості комірок компаніям, що виробляють складні схеми	60%	рік
2	Розробка готових ОП, просування їх на ринку електроніки	40%	рік

Беручи до увагу ймовірність отримання ресурсів обрано альтернативу 1.

4.4 Розроблення стратегії поведінки на ринку

Опис цільових груп потенційних споживачів, що є першим кроком розроблення стратегії поведінки (табл. 4.14).

Таблиця 4.14 – Вибір цільових груп потенційних споживачів

№ п/п	Опис профілю цільової групи потенційних клієнтів	Готовність споживачів сприйняти продукт	Орієнтовний попит в межах цільової групи (сегменту)	Інтенсивність конкуренції в сегменті	Простота входу у сегмент
1	Приватні особи	Готові	Низький	Висока	У сегмент увійти непросто
2	Компанії з розробки електричних пристроїв на ІМС	Готові	Середній	Низька	У сегмент увійти доволі просто, конкуренція невелика
Які цільові групи обрано 2 групу					

Оскільки компанія зосереджується на 1 сегменті, то обрано стратегію концентрованого маркетингу. Для роботи в цьому сегменті ринку сформовано стратегію розвитку (табл. 4.15).

Таблиця 4.15 – Визначення базової стратегії розвитку

№ п/п	Обрана альтернатива розвитку проекту	Стратегія охоплення ринку	Ключові конкурентоспроможні позиції відповідно до обраної альтернативи	Базова стратегія розвитку
1	Розробка та продаж ОП у якості комірок компаніям, що виробляють складні схеми	Співпраця з великими компаніями з розробки електричних пристроїв	Доступна ціна, виготовлення на замовлення	Стратегія спеціалізації

Обрано стратегію конкурентної поведінки (табл. 4.16)

Таблиця 4.16 – Визначення базової стратегії конкурентної поведінки

№ п/п	Чи є проект «першопрохідцем» на ринку?	Чи буде компанія шукати нових споживачів, або забирати існуючих у конкурентів?	Чи буде компанія копіювати основні характеристики товару конкурента, і які?	Стратегія конкурентної поведінки
	Ні	Так	Так, техпроцес	Заняття конкурентної ніші

Розроблено стратегію позиціонування (таблиця 4.17) на основі аналізу приведеного вище, що полягає у формуванні ринкової позиції (комплексу асоціацій), за яким споживачі мають ідентифікувати торгівельну марку/проект.

Таблиця 4.17. Визначення стратегії позиціонування

№ п/п	Вимоги до товару цільової аудиторії	Базова стратегія розвитку	Ключові конкурентоспроможні позиції власного стартап-проекту	Вибір асоціацій, які мають сформувані комплексну позицію власного проекту (три ключових)
1	Ціна, кастомізація	Стратегія спеціалізації	Можливість виготовлення на замовлення Ціна	Економічність Точність Швидкість

4.5 Розроблення маркетингової програми стартап - проекту

Формування маркетингової концепції товару є першим кроком маркетингової програми. Для цього у табл. 4.18 підсумовано результати попереднього аналізу конкурентоспроможності товару.

Таблиця 4.18 – Визначення ключових переваг концепції потенційного товару

№ п/п	Потреба	Вигода, яку пропонує товар	Ключові переваги перед конкурентами (існуючі або такі, що потрібно створити)
1	Кастомізація	Налаштування електричних та топологічних параметрів ОП згідно з споживачем	Наявність тісного зв'язку з споживачем при розробці продукту

В таблиці 4.19 наведена трьохрівнева маркетингова модель товару, ідея товару, фізична виконання, можливості подання.

Таблиця 4.19 – Опис трьох рівнів моделі товару

Рівні товару	Сутність та складові		
I. Товар за задумом	Операційний підсилювач на ІМС, усі параметри якого підібрані згідно з вимогою споживача		
II. Товар у реальному виконанні	Властивості/характеристики	М/Нм	Вр/Тх/Тл/Е/Ор
	1.Точність 2.Стабільність 3.Ціна	-	-
	Техпроцес 3nm, виготовлення ІМС за стандартомІЕС 60824:1988		
	Марка: Schip, Назва товару: Sopamp -серія		
III. Товар із підкріпленням	До продажу –datasheet + топологія (Virtuoso)		
	Після продажу - технічна підтримка		
За рахунок чого потенційний товар буде захищено від копіювання: комплексне поєднання характеристик, зазначених у I та II.			

Таблиця 4.20 - Визначення меж встановлення ціни

№ п/п	Рівень цін на товари-замінники	Рівень цін на товари-аналоги	Рівень доходів цільової групи споживачів	Верхня та нижня межі встановлення ціни на товар/послугу
1	Нижчий	Вищий	1 000 000\$	80\$ - 200\$

Наступним кроком є визначення оптимальної системи збуту, в межах якогобуло прийняте рішення (таблиця 4.21):проводити збут власними силами і залучати сторонніх посередників,користуватися нульовим рівним каналом збуту;

Таблиця 4.21- Формування систем збуту

№ п/п	Специфіка закупівельної поведінки цільових клієнтів	Функції збуту, які має виконувати постачальник товару	Глибина каналу збуту	Оптимальна система збуту
1	Замовлення комірки з необхідними параметрами	Надсилання готового продукту. Технічна підтримка.	Нульовий рівень, напряму. Посередників немає	Власна

Розроблення концепції маркетингових комунікацій, що спирається на попередньо обрану основу для позиціонування, визначену специфіку поведінки клієнтів (таблиця 4.22).

Таблиця 5.22. Концепція маркетингових комунікацій

№ п/п	Специфіка поведінки цільових клієнтів	Канали комунікацій, якими користуються цільові клієнти	Ключові позиції, обрані для позиціонування	Завдання рекламного повідомлення	Концепція рекламного звернення
1	Замовлення ОП з необхідними параметрами	Зв'язок з відділом по продажам, особистий контакт	Ціна, можливість виготовлення на замовлення	Інформувати споживача	Презентація

4.6 Висновки

В цьому розділі було розглянуте розроблення стартап – проекту, можливості його реалізації та аналіз з конкурентної та ринкової точки зору.

На основі проведеного аналізу можна зробити такі висновки:

1. Наявна можливість ринкової реалізації проекту, є попит на продукт собівартість виконання продукту невелика.
2. Існують перспективи впровадження стартап-проекту, з огляду на низький рівень бар'єру входження, переваги над конкурентами (яких в цільовому сегменті небагато).
3. У якості альтернативи впровадження обрано розробку та продаж ОП у якості комірок компаніям, що виробляють складні схеми.
4. Подальша імплементація є доцільною.

ВИСНОВКИ

1. Показано переваги технологій і, відповідно, характеристик операційних підсилювачів, виготовлених у вигляді монолітних інтегральних схем. Проведено аналіз математичних моделей транзисторів, які придатні для схемотехнічного проектування схем на їх основі і застосування технологій виготовлення ІМС з роздільною здатністю до 5nm.
2. У середовищі Cadence проведено схемотехнічний аналіз частотних, часових і шумових характеристик операційного підсилювача на КМОН транзисторах та схем на біполярних транзисторах з урахуванням температурних режимів.
3. Для диференціального каскаду на КМОН транзисторах у середовищі Cadence проведено схемотехнічний аналіз і проектування повного циклу процесу виготовлення ІМС та отримано топологію мікрочипа.
4. Розроблений стартап-проект на тему проектування інтегральних схем на ОП в середовищі Cadence, проведений багатосторонній аналіз цього стартапу показує можливість його впровадження.

ПЕРЕЛІК ДЖЕРЕЛ ПОСИЛАННЯ

1. Йеджер, Хеллоурт. Динамический способ компенсации напряжения сдвига нулевого уровня в операционных усилителях. - «Электроника», 1972, № 25.
2. Петин, Г.П. Транзисторные усилители, генераторы и стабилизаторы - М.:Энергия, 1978.-11с.
3. Титце У., Шенк К. Полупроводниковая схемотехника: Справочное руководство: Том 1.Пер.с нем.-М.: Мир, 1982.-512с.: ил.– ISBN 5 94074 148 7
4. Maruf, Md Hasan &Korishe, Abdulah & Roy, Sajib.Analysis of analog receiver front end sections for body-coupled communication // IEEE paper (Receiver front End) - 2014. – Режим доступа до ресурсу:https://www.researchgate.net/publication/308693542_IEEE_paper_Receiver_front_End.
5. Хоровиц, П. Искусство схемотехники – Изд. 6-е. / П. Хоровиц, У. Хилл. – М. : Мир, 2003. – 704 с. : ил. ISBN 5-03-003395-5.
6. Джексон, Р. Г. Новейшие датчики / Р. Г. Джексон. – М. : Техносфера, 2007. – 384 с. – ISBN 978-5-94836-111-6.
7. Ленк, Дж. Справочник по современным твердотельным усилителям: Пер. с англ. - М.:Мир, 1977.-500с.: ил.
8. Шарапов, А. В. Аналоговая схемотехника: Учебное пособие [Электронный ресурс] / А. В. Шарапов. — Томск: ТУСУР, 2006. — 193 с.
9. Топильский, В. Б. Микроэлектронные измерительные преобразователи [Электронный ресурс] : учебное пособие / В. Б. Топильский. – 2-е изд. (эл.).— М. : БИНОМ.Лаборатория знаний, 2013. – 493 с. : ил.ISBN 978-5-9963-1469-0.
- 10.Мамонкин, И.Г. Усилительные устройстваУчебное пособие для вузов. Изд. 2-е, доп. и перераб. — М.: Связь, 1977. — 360 с.
- 11.Лачин В.И., Савелов Н.С. Электроника — Изд. 6-е. — Ростов-на-Дону: Феникс, 2007. — 703 с. — ISBN 978-5-222-11812-2.

12. Behzad Razavi. Design of analog CMOS integrated circuits / Behzad Razavi. p. cm. ISBN 0-07-238032-2.
13. Гулай В.А., Гулай А.В., Колешко В.М. "Сенсорная микросистема на кристалле": моделирование сенсорного интерфейса // Проблемы разработки перспективных микро- и наноэлектронных систем - 2010. Сборник трудов / под общ. ред. академика А.Л.Стемпковского. М.:ИППИМ РАН, 2010. С. 605-610.
14. Волович. Г. И. ,Схемотехника аналоговых и аналого-цифровых электронных устройств. 3-е изд. / Волович Г. И. — М. : Додэка-XXI, 2011. — 528 с. : ил. — (Серия «Схемотехника»). — ISBN 978-5-94120-254-6.
15. G.S. Gildenblat. VLSI Electronics: Microstructure Science, p.11, vol. 18, 1989.
16. CadencePSpiceModelLibrary. — Режим доступа до ресурсу: <https://www.pspice.com/discrete/mosfet#block-system-main>.
17. M. J. M. Pelgrom, H. P. Tuinhout and M. Vertregt, "Transistor matching in analog CMOS applications," International Electron Devices Meeting 1998. Technical Digest (Cat. No.98CH36217), San Francisco, CA, USA, 1998, pp. 915-918.
18. Садченков, Д. Новые прецизионные микромощные операционные усилители фирмы AnalogDevices // Компоненты и Технологии. 2001. №15.
19. ADdatasheetlibrary. — доступ до ресурсу: https://www.analog.com/media/en/technical-documentation/data-sheets/AD8597_8599.pdf.
20. Гутников, В. С. Фильтрация измерительных сигналов / В. С. Гутников. — Л. : Энергоатомиздат, 1990. — 190 с. — ISBN 5-283-04482-5.